

Revision: 00

Issue date: 2024-01-30

Prepared by: Daniel Prindle, Paul Drexhage

Approved by: Stefan Häuser

Keyword: SiC, silicon carbide, MOSFET

シリコンカーバイドパワーモジュール

1. まえがき	2
2. 静特性	2
2.1 導通状態	2
2.2 阻止状態	4
3. 動特性	5
3.1 MOSFET のターンオン	5
3.2 MOSFET のターンオフ	5
3.3 ボディーダイオードのターンオフ	5
3.4 短絡動作	5
3.5 逆バイアス安全動作領域 (RBSOA)	5
3.6 温度依存性	5
4. ゲートドライバー	6
4.1 ゲート電圧	6
4.1.1 測定	8
4.2 ゲート抵抗	8
4.3 ゲートインダクタンス	9
4.4 スwitchング周波数	9
4.5 短絡検出	10
4.6 寄生ターンオン	10
4.6.1 過度の負のゲート電圧	11
5. 損失	11
5.1 MOSFET のみ (外付けダイオードなし)	12
5.1.1 導通損失	12
5.1.2 スwitchング損失	13
5.2 MOSFET + 外付け SBD	13
5.2.1 導通損失	13
5.2.2 スwitchング損失	14
5.3 接合温度の計算	14
6. 信頼性	15
6.1 ゲート酸化膜	15
6.2 パワーサイクル	15
6.3 湿度	15
6.4 宇宙線	16
6.5 ボディーダイオード	16
7. データシート	16
7.1 絶対最大定格、MOSFET と一体化されたボディーダイオード	16
7.1.1 MOSFET: 連続ドレイン電流、 I_D	17
7.1.2 MOSFET: パルスドレイン電流のピーク値、 I_{DM}	17

7.1.3	MOSFET: ゲート・ソース間電圧、 V_{GS}	17
7.1.4	MOSFET: 短絡時の最大ターンオン時間、 t_{psc}	17
7.1.5	一体化されたボディダイオード: パルス順電流のピーク値、 I_{SM}	17
7.1.6	一体化されたダイオード: サージ順電流、 I_{FSM}	17
7.2	特性.....	17
7.2.1	MOSFET: ドレイン・ソース間ブレークダウン電圧、 $V_{(BR)DSS}$	18
7.2.2	MOSFET: ゲート・ソース間漏れ電流、 I_{GSS}	18
7.2.3	MOSFET: ドレイン・ソース間オン抵抗、 $R_{DS(on)}$	19
7.2.4	ボディダイオード: 逆回復エネルギー、 E_{rr}	19
7.2.5	電流クラス.....	19

1. まえがき

このアプリケーションノートでは、産業用パワー半導体モジュールのシリコンカーバイド(SiC) MOSFET デバイスについて説明します。シリコン(Si)パワー半導体に精通したユーザーを対象としており、現在次の特性を持つデバイスを含むセмикロンダンフォスが提供する、パワーモジュールに焦点を当てています。

- Nタイプ、エンハンスモード、MOSFET
- プレーナまたはトレンチゲート
- 阻止電圧 650~1700V
- ドレイン電流 >20A

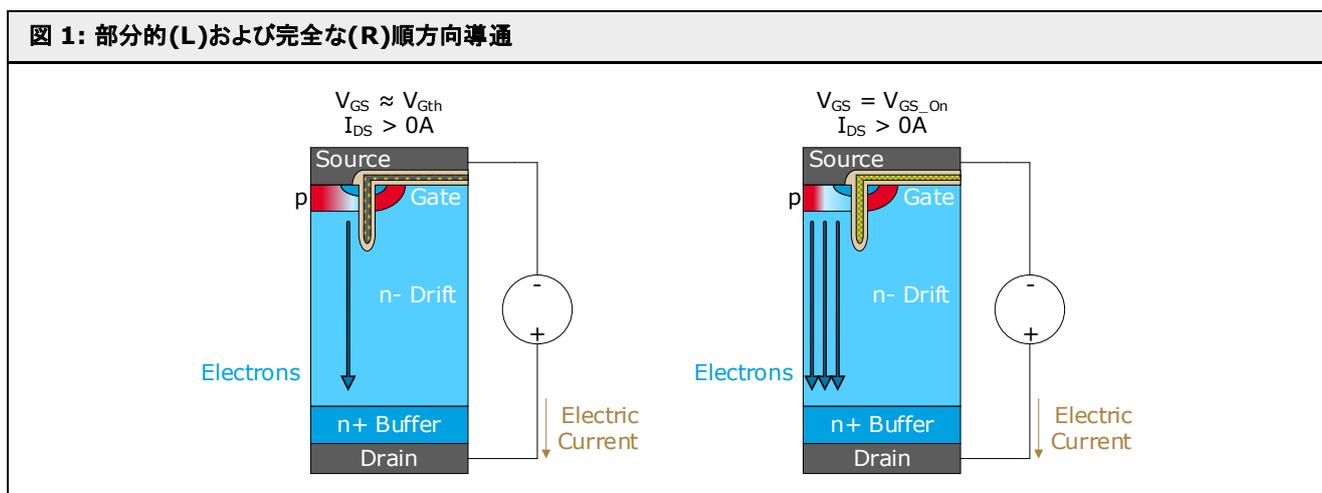
SiC ショットキーバリアダイオードの動作については、[3]で別途説明しています。

発行時点では、SiC MOSFET 技術は未だ急速に発展している為、ここで提供される情報は特定のチップ世代の文脈で見ることがあります。

2. 静特性

2.1 導通状態

SiC MOSFET の基本動作は、ゲートを使用してドレイン・ソース間の電流の流れを制御する Si デバイスと同じです。ゲートがオフ ($V_{GS} \leq 0V$) の場合、チャンネルは閉じられ、デバイスは阻止されます。ゲート電圧が閾値を超えると ($V_{GS} > V_{GS(th)}$)、チャンネルが開き始め (p 領域が電界によって反転し、pn 接合が局部的に消滅します)、電流が流れます。ゲート電圧が増加するにつれて、より多くのチャンネルが開き (より多くの p 領域が反転)、チャンネル抵抗が低下し、従って合計 $R_{DS(on)}$ が低下します。SiC の臨界電界強度は Si よりもはるかに高い為、n-ドリフト領域を Si に比べてはるかに薄くすることができ、順方向電圧降下ははるかに低くなります。

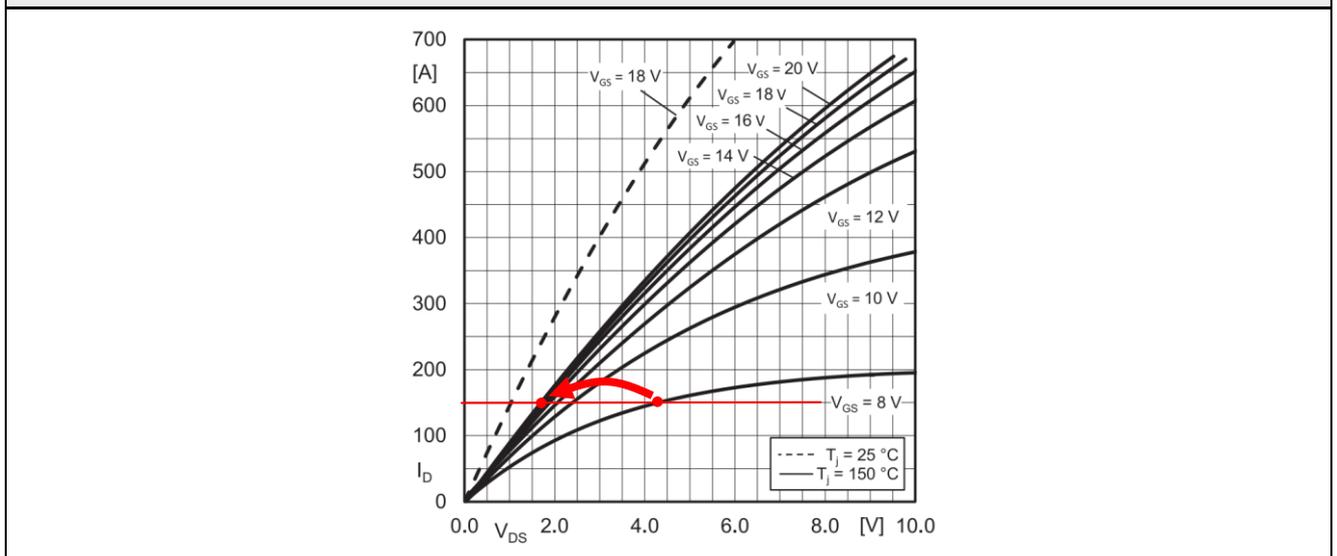


導通損失を最小限に抑える為に、ゲート電圧を高くする事が望ましい事がよくあります。ゲート電圧が増加すると、特定の電流に対するドレイン・ソース間電圧が低くなります (図 2)。ただし、より低い損失は他の要因とバランスをとる必要があります。 V_{GS} が高くなるとチャンネルがよりオープンになり、より高い短絡電流が流れる様になり、パルス中のストレスが増加します。短絡パルスはすぐに検出してオフする必要があり、そうしないと MOSFET は破壊されます。

高電流では、 $R_{DS(on)}$ は非線形になります。 $R_{DS(on)}$ は電流の関数で、電流の上昇と共に増加します。非常に大きな電流の場合、MOSFETは非飽和状態になり、図2に示す $V_{GS} = 8V$ の出力特性がほぼ水平になります。非飽和レベルはゲート電圧が高くなると増加し、温度が高くなると減少します。

例えば、図2に示す様に、 I_D 対 V_{DS} 曲線は $V_{GS} = 8V$ で急激に曲がります。ただし、 $V_{GS} = 15V$ では、この影響はあまり目に見えませんが、損失計算の目的では、この影響は無視され、特定の温度に対して1つの $R_{DS(on)}$ 値が提供されます。通常、非線形動作空間は回避される為、単一の $R_{DS(on)}$ 値を使用しても誤差は比較的少なくなります。計算ははるかに簡単になります。

図 2: ゲート電圧の電圧降下への影響 (SKM350MB120SCH15)



SiC MOSFETの動作は温度によって変化しますが、最も顕著なのはオン抵抗($R_{DS(on)}$)です。この影響は、順方向および逆方向のデバイスの電圧-電流特性に見られます(図3)。 $R_{DS(on)}$ には強い正の温度係数があり、温度が上昇すると $R_{DS(on)}$ も増加します。これにより、並列接続されたチップとモジュール間の固有のバランスが保たれます。

図 3: MOSFETの順方向および逆方向の電圧降下と温度の関係 ($V_{GS} \gg 0V$)

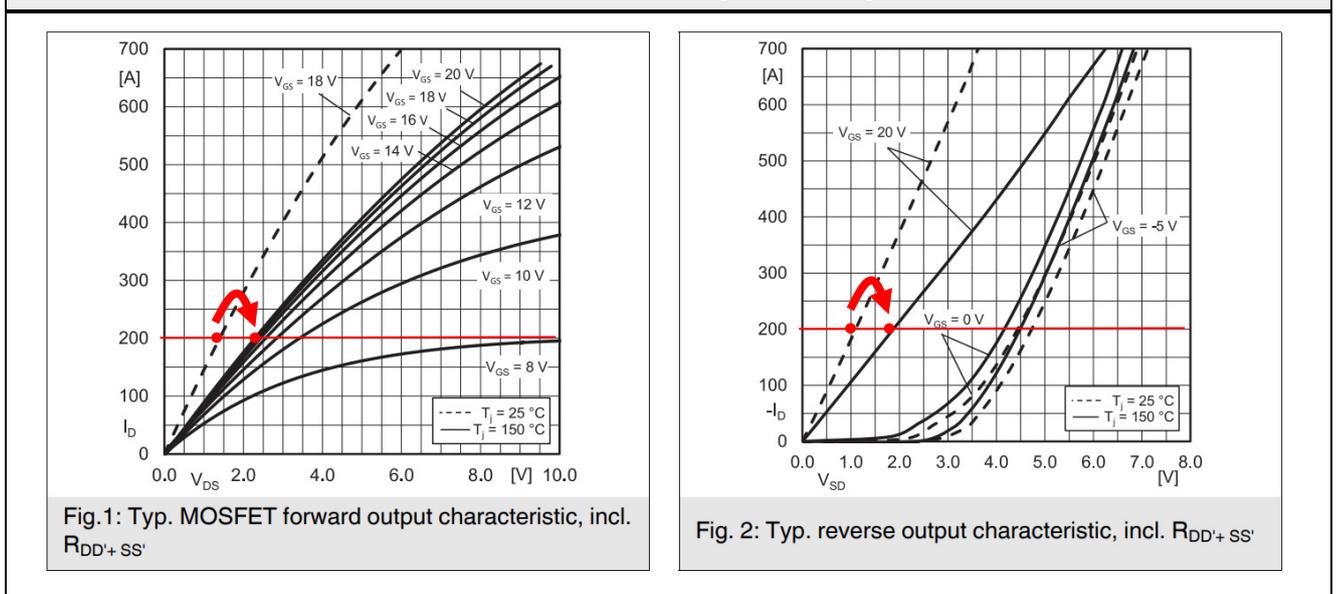
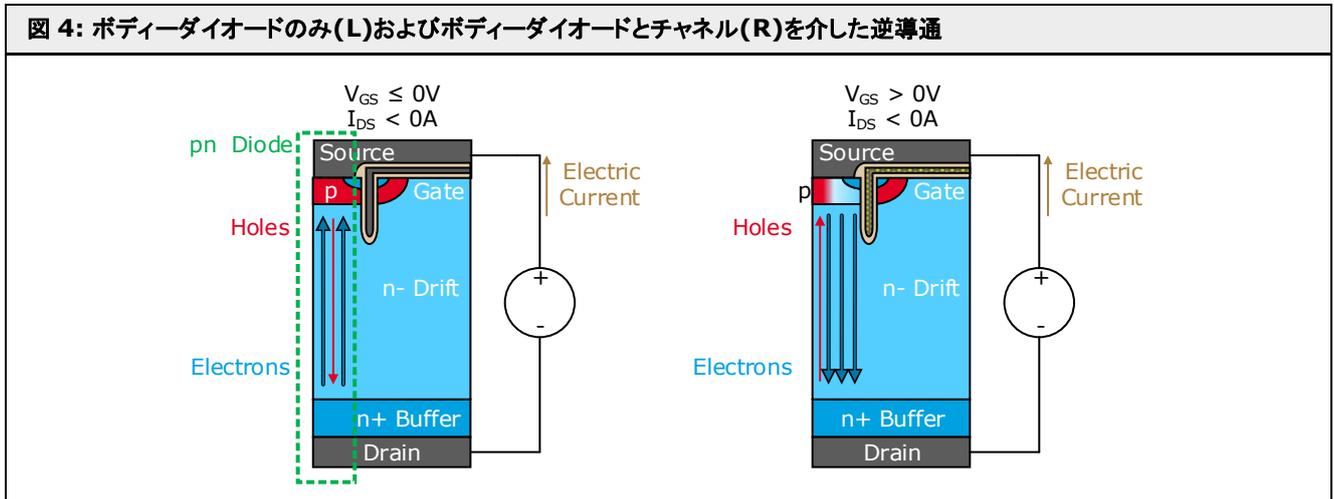


Fig.1: Typ. MOSFET forward output characteristic, incl. $R_{DD'+SS}$

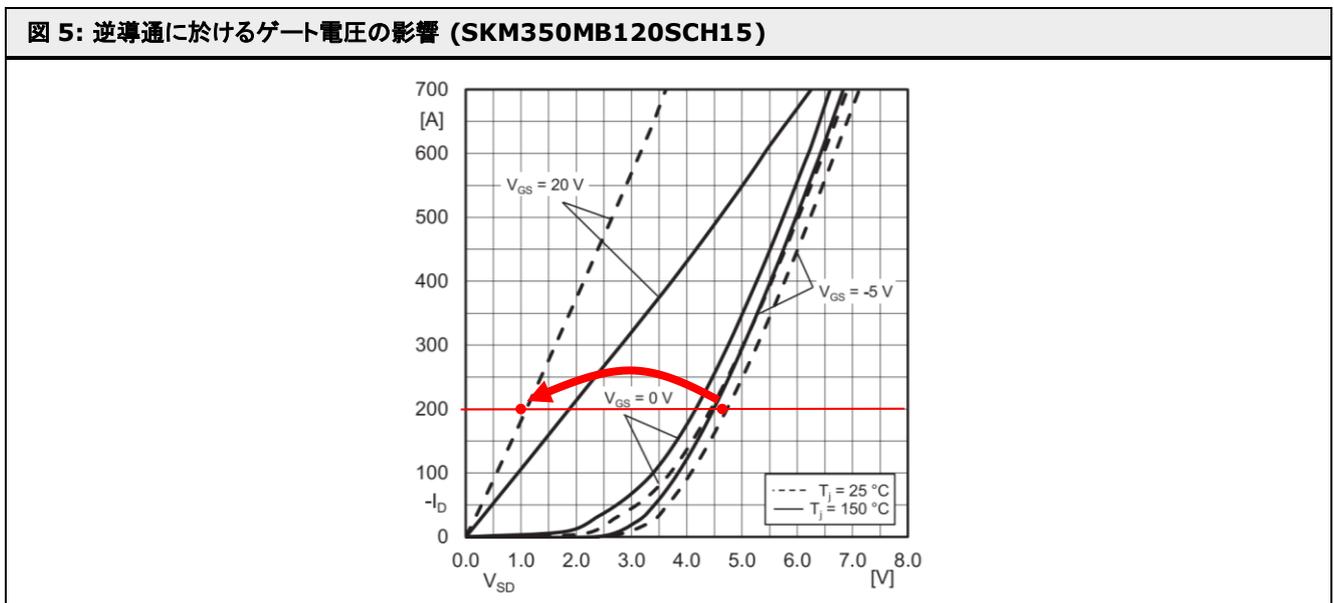
Fig. 2: Typ. reverse output characteristic, incl. $R_{DD'+SS}$

MOSFET の p ドープのボディ領域と n ドープのドリフト領域は、pn ダイオードを形成します。MOSFET が逆バイアスされると、この「ボディダイオード」は順バイアス(アクティブ)になります。

ボディダイオードは典型的に pn ダイオードと同様に動作しますが、ゲートからの影響がいくつか追加されています。図 4 に見られる様に、緑色のボックスは、本質的に pn ダイオードである MOSFET 内の垂直スライスの輪郭を示しています。負のゲート電圧では、ダイオードのみがアクティブになります。逆電流ではホールが発生して電流が流れます。電流は順方向電圧降下と共に指数関数的に増加します。



ゲート電圧が 0V を超えると、チャネルが開き始め、電流が流れる経路のインピーダンスが低くなります。逆導通中にゲートが完全にオンになると、順方向電圧降下が大幅に減少します(図 5)。



2.2 阻止状態

シリコンカーバイドは、シリコンよりも大幅に高い破壊電界強度(V/cm)を持っています。これを使用すると、より高い阻止電圧のデバイスを可能にしたり、同じ阻止定格でより低い損失のより薄いデバイスを実現する事ができます。現在の SiC MOSFET は比較的厚く、阻止能力に関しては十分な余裕がありますが、開発傾向は明らかに、 $R_{DS(on)}$ 値をさらに低くする為に厚さを薄くする傾向にあります。

シリコンデバイスの漏れ電流(I_{CES})は、約 $11^\circ C$ ごとに 2 倍になります。デバイスが最初のパルスに耐えたとしても、短絡後に発生する極端な接合温度など、高温では、シリコンによって熱暴走が発生する可能性があります。

SiC MOSFET の漏れ電流はシリコンデバイスに比べて大幅に低い傾向にあり、増加率も低くなります。これは SiC の大きな特徴であり、より高い接合温度制限を実現できます。

3. 動特性

3.1 MOSFET のターンオン

ドレイン電流は、ターンオン時にゲート・ソース間電圧に直接関わります。ゲートの急速充電により、30~50 kA/ μ s という非常に高い di/dt が発生する可能性があります。これは、IGBT で知られている値の 5~10 倍です。

一体化されたボディダイオードを転流パートナーとして使用すると、MOSFET でも回復損失が発生します。一方、SiC SBD は逆回復電流(I_{rr})をほとんど生成しません。MOSFET と一緒に使用すると、MOSFET のターンオン電流が減少し、従ってターンオン損失(E_{on})も減少します。このトピックの詳細については[3]を参照して下さい。

3.2 MOSFET のターンオフ

MOSFET のターンオフ損失(E_{off})は、IGBT と比較すると非常に低くなります。これは、MOSFET はユニポーラデバイスであり、電流を流す為に電子のみが使用される為です。IGBT では、電子と正孔が電流を運び、オン状態電圧を下げます。ただし、ターンオフ時には、電子正孔対とその結果生じるテール電流によって、ターンオフ損失が増加します。電子-正孔プラズマがなければ、MOSFET はより速く、より低い損失でオフすることができます。ドレイン電流とドレイン・ソース間電圧の di/dt と dv/dt は、IGBT とは対照的に、ゲートによって適切に制御できます。

3.3 ボディダイオードのターンオフ

多くの SiC サブライヤーは、SBD なしで使用した場合であっても、ボディダイオードの性能を向上させる為に多大な努力を払ってきました。これにより、SiC チップの追加コストをかけずに、IGBT-pn ダイオードの組合せと比較して損失を大幅に削減した MOSFET のみの製品を開発できます。

3.4 短絡動作

短絡時には、数百キロワット、あるいは数メガワットの電力がチップに消費される可能性があります。その結果、接合温度は数百度に達する可能性があります。短絡時の発熱量は、DC リンク電圧、短絡電流、パルスの持続時間、チップの熱質量などの要因によって決まります。

短絡時の電力損失は、ほぼ完全にチャネル構造内で発生し、IGBT の様にチップ全体を加熱するのではなく、チップの表面のみを加熱します。 $R_{DS(on)}$ を可能な限り低くする為に、より高いゲート電圧がよく使用される事がありますが、短絡電流がさらに高くなる欠点があります。最後に、SiC MOSFET チップは、同等の IGBT よりも大幅に小さく、電流密度も高いです。その為、SiC MOSFET はより短いパルスで臨界温度に達します。一部の SiC MOSFET では、短絡時間が 2 μ s までしか許容されませんが、その他の SiC MOSFET ではいかなる短絡にも耐えられません。

3.5 逆バイアス安全動作領域 (RBSOA)

SiC MOSFET は、類似の IGBT よりも RBSOA 中に高い電圧オーバーシュートを起こす可能性があります。SiC MOSFET はスイッチング速度がはるかに高い傾向があり、その結果 di/dt と dv/dt が高くなります。これにより、ターンオフ時に振動が発生し、デバイスの定格を超える可能性のある電圧スパイクが発生する可能性があります。

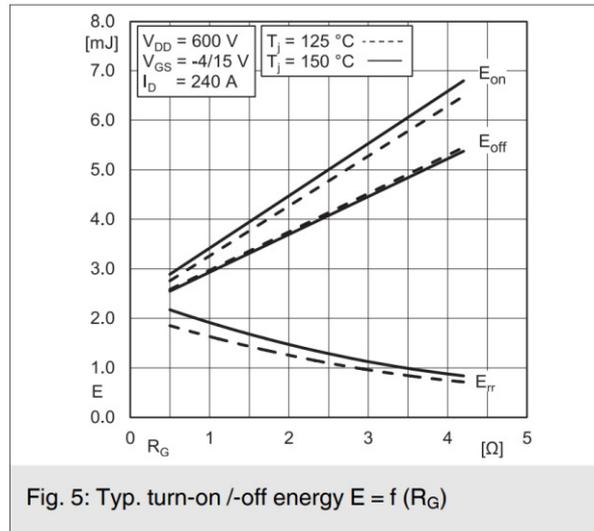
SiC デバイスを使用する場合は、転流ループのインダクタンスを最小限に抑え、デバイス全体の対称性を維持する様に細心の注意を払う必要があります。これにより、電圧オーバーシュートが低減し、電流分担が維持されます。この為、新しい開発では、より低プロファイルのパッケージが主流となっています。例えば、SEMITRANS 3 パッケージは幅広く使用されていますが、新しい SiC 製品は、SEMITOP ラインの様に、複数の並列主端子を備えた、より短くコンパクトなモジュールになる傾向があります。

3.6 温度依存性

125°C と 150°C でのスイッチング損失は、値が非常に近いですが(図 6)。ただし、スイッチング損失にはわずかに負の温度係数があります。これは、閾値電圧の負の温度係数は、高温でゲート電流が大きくなる事を意味する為です。これは、スイッチング損失が支配的な高スイッチング周波数アプリケーションでの並列接続では欠点となります。ホットチップがさらに多くの電流を引き受け、損失がさらに大きくなる為です。

良好な動的分担を確保するには、並列モジュールが可能な限り対称になる様に、細心の注意を払う必要があります。SiC MOSFET のスイッチング速度は Si IGBT に比べて速い為、この必要性はさらに大きくなります。モジュールを並列接続する際の推奨事項については、[4]を参照して下さい。

図 6: SK250MB120CR03TE2



4. ゲートドライバー

4.1 ゲート電圧

SiC MOSFET の許容ターンオンゲート電圧とターンオフゲート電圧は、チップ技術(例:プレーナ対トレンチゲート)によって異なります。これは、世代固有の現象を回避する必要がある為です。電圧の選択は、いくつかの競合する要因に依存します。

ターンオンゲート電圧 $V_{GS(on)}$ は次の通りです。

- 最大化(より正の値)により、導通損失を低くする($R_{DS(on)}$ を低くする)
- 最小化(0V に近づける)により、短絡耐量を高める(t_{psc} を長くする)
- 最小化により、長期的なゲート閾値電圧($V_{GS(th)}$)のドリフトを回避する

ターンオフゲート電圧 $V_{GS(off)}$ は次の通りです。

- 最大化(より負の値)により、オフ状態でのスイッチの寄生的なターンオンを回避する
- 最小化(0V に近づける)により、長期的なゲート閾値電圧($V_{GS(th)}$)のドリフトを回避する

モジュールのデータシートの特性節(7.2)に記載されている推奨 V_{GS} 値は、使用されているチップ技術固有のものであり、一般的なアプリケーションで上記の欠点を回避する為に選択されています。

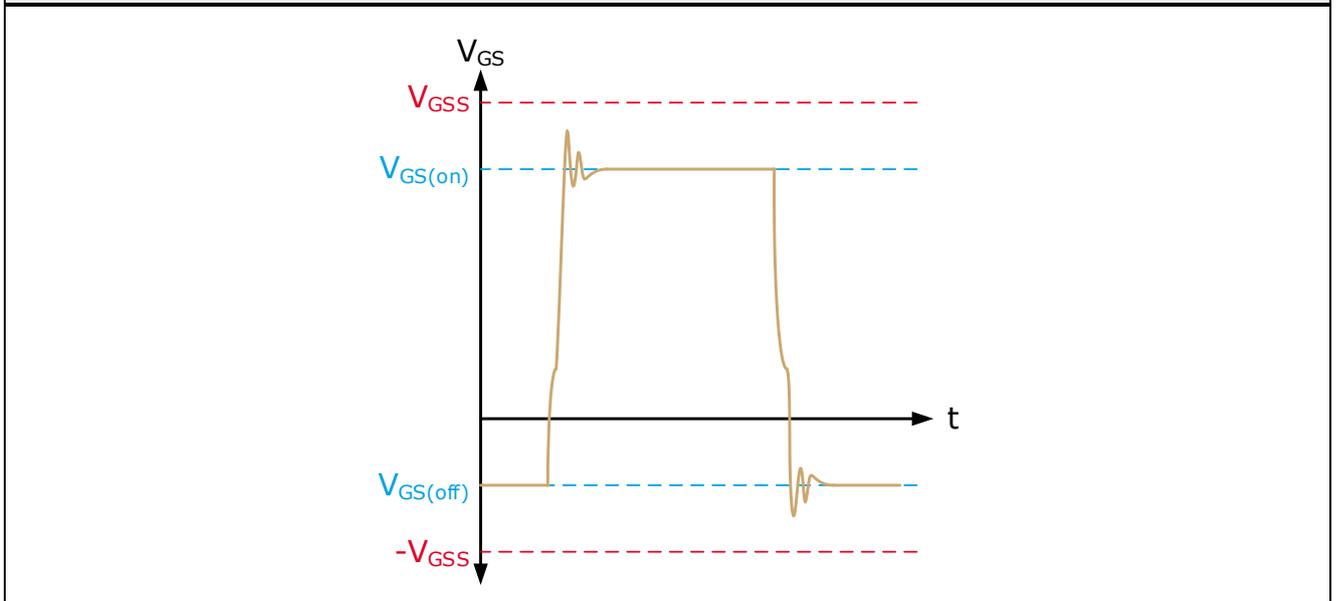
図 7: セмикロンダンフォスのデータシートの特性欄に於ける、推奨ターンオンゲート電圧とターンオフゲート電圧の場所(例: SK250MB120CR03TE2)

$t_{d(on)}$	$V_{DD} = 600 \text{ V}$	$T_J = 150 \text{ }^\circ\text{C}$	49	ns
$t_{d(off)}$	$I_D = 240 \text{ A}$	$T_J = 150 \text{ }^\circ\text{C}$	120	ns
t_r	$V_{GS} = -4/+15 \text{ V}$	$T_J = 150 \text{ }^\circ\text{C}$	17	ns
t_f	$R_{G \text{ on/off}} = 0.5 \text{ } \Omega$	$T_J = 150 \text{ }^\circ\text{C}$	29	ns
E_{on}	$di/dt_{off} = 15 \text{ kA}/\mu\text{s}$ $di/dt_{on} = 22 \text{ kA}/\mu\text{s}$	$T_J = 150 \text{ }^\circ\text{C}$	2.97	mJ
E_{off}	$dv/dt = 29 \text{ kV}/\mu\text{s}$ $L_s = 5 \text{ nH}$	$T_J = 150 \text{ }^\circ\text{C}$	2.57	mJ

SiC デバイスの高速スイッチング時間は、ドライバー回路の寄生インダクタンスや半導体容量間の変位電流と結合して、図 8 に示す様に、遷移中に電圧オーバーシュートを引き起す可能性があります。最大ゲート電圧の超過を回避する為に、ゲートドライバー電圧源は、一方向に許容差がない様に設計する事を推奨します。例えば、デバイスの目標ターンオンゲート/ターンオフゲート電圧、 $V_{GS(on)}/V_{GS(off)}$ が +15V/-4V の場合、ゲートドライバー電源は次の様にする必要があります。

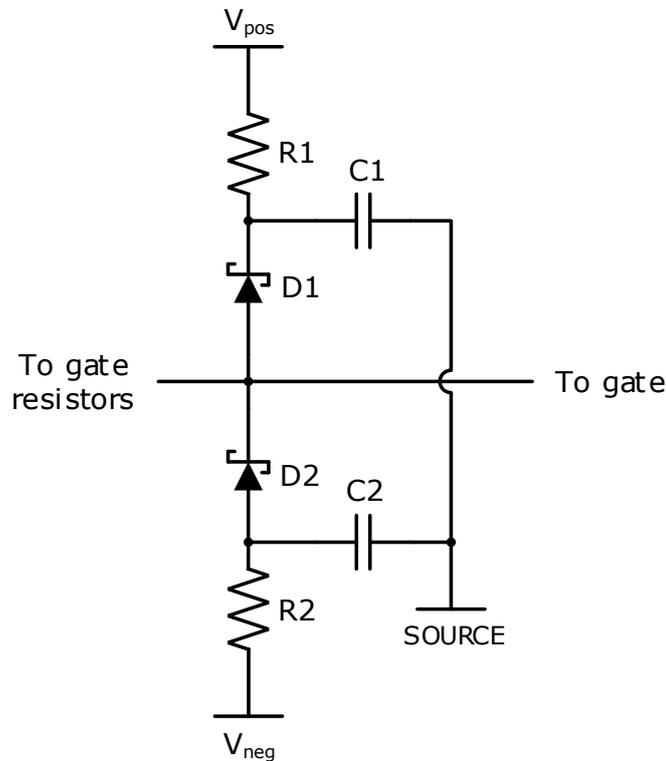
- $V_{pos} = 15 +0/-1V$
- $V_{neg} = -4 -0/+1V$

図 8: ターンオンゲート電圧とターンオフゲート電圧の最大値の定義



ゲートクランプ回路もゲート過電圧の回避に役立ちます。図 9 に示す回路はモジュールのゲート接続の近くに配置し、ダイオード D1 と D2 は過渡電圧スパイクに対して、負電圧レールと正電圧レールの戻り経路を提供します。

図 9: ゲートクランプ回路の例



R1、R2: 10Ω/0.1W
D1、D2: 60V/1A ショットキー (例:SS16)
C1、C2: 1μF/50V

4.1.1 測定

V_{GS} は、ドライバーとモジュール間のゲート・ソース間インピーダンスの影響を避ける為に、補助モジュール端子(装備されている場合)で測定されます。SiC アプリケーションのスイッチング遷移は、Si ベースのデバイスよりも高い為、高周波動作(例:リングング)を捕捉するには高品質の差動電圧プローブが必要です。

推奨プローブ特性

- 帯域幅 (-3dB): $\geq 100\text{MHz}$
- 立上がり時間: $\leq 3.5\text{ns}$
- 測定点と差動プローブ間のリード長: $< 600\text{mm}$ 、ループ面積を減らす為に、可能な場合ねじります。

4.2 ゲート抵抗

SiC MOSFET に於けるゲート抵抗の効果は、ゲート抵抗が低い程スイッチング速度が速くなり、スイッチング損失が低くなるという点で、Si デバイスの場合と同様です。図 10 は、高速 1200V Si IGBT と 1200V SiC MOSFET のスイッチング損失とゲート抵抗の比較を示しています。

図 10: 120A/1200V Si (L)および 250A/1200V SiC (R)デバイスのスイッチング損失とゲート抵抗の関係

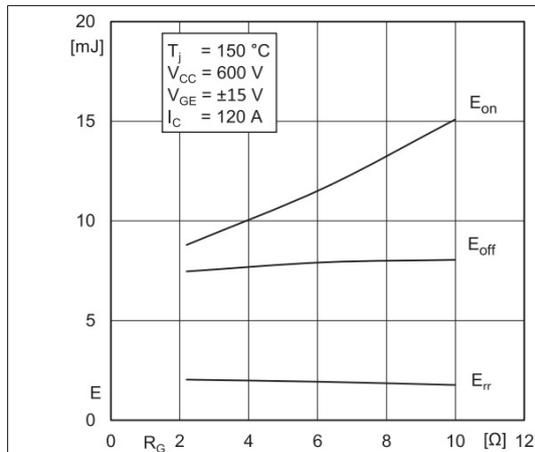


Fig. 4: Typ. turn-on /-off energy = f (R_G)

SK120GB12F4T

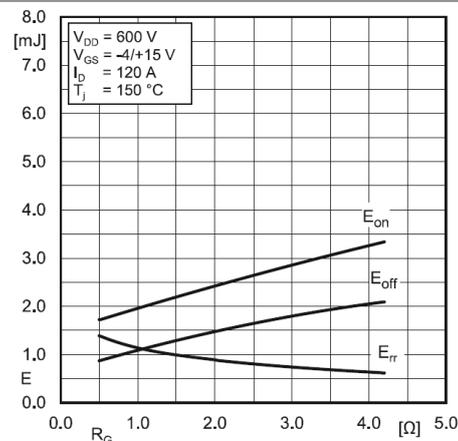


Fig. 4: Typ. switching energy E = f (R_G) at I_{D1}

SK250MB120CR03TE2

SiC MOSFET のドレイン・ソース間電圧の変化率 dv/dt は、本質的に高い為(例: $50\text{ kV}/\mu\text{s}$)、多くのユーザーは dv/dt を低減する為に大きなゲート抵抗を使用します。

セмикロンダンフォスの IGBT モジュールの場合、データシートのゲート抵抗を使用して公称電流の 2 倍を安全にスイッチする事ができると記載されています[2]。SiC MOSFET の場合、必要なゲート抵抗が大きすぎる為、このルールは有効ではありません。損失が規定される電流は、公称電流の約 50%のみです。これは、より高い周波数のアプリケーションの動作条件に近い為です。

ゲート抵抗の選択の詳細については、[5]を参照して下さい。

4.3 ゲートインダクタンス

SiC デバイスの高速スイッチング遷移では、ゲートインダクタンスを最小限に抑える事が重要です。そうしないと、振動を減衰させる為に大きなゲート抵抗が必要になります。振動を減衰する為の最小ゲート抵抗は、次の様に計算できます。

$$R_{G,min} \geq \sqrt{\frac{L_G}{C_{iss}}}$$

ゲートインダクタンスは、ゲートドライバー回路とデバイス間のゲートソースパスのループ領域を減らす事で低減できます。これは、PCB ベースの設計で最も効果的に実現できます。ソースノードは、1つの層に、より大きな平面として配置する必要があります。ゲート信号は、ソースのすぐ上の層の上に配置されます。

4.4 スwitching周波数

SiC は、 10 kW を超える産業用電力コンバータのスイッチング周波数を高くする事を可能にしました。これにより、フィルタリングが軽減されますが、磁気部品の最適設計ポイント(コスト/サイズ/効率の観点から)により、高周波でのスイッチングが不要になります。また高電力コンバータの電磁干渉に関する固有の問題は、 dv/dt と di/dt が増加するにつれてスイッチング速度が速くなる事でさらに悪化します。表 1 は、現在利用可能な技術を使用して業界で観測された最大スイッチング周波数を示しています。

表 1: ハードスイッチコンバータの実際的な限界 (例: 100kW)

電圧クラス	Si IGBT	SiC MOSFET
1200V	10~20kHz	30~60kHz
1700V	6~10kHz	20~40kHz

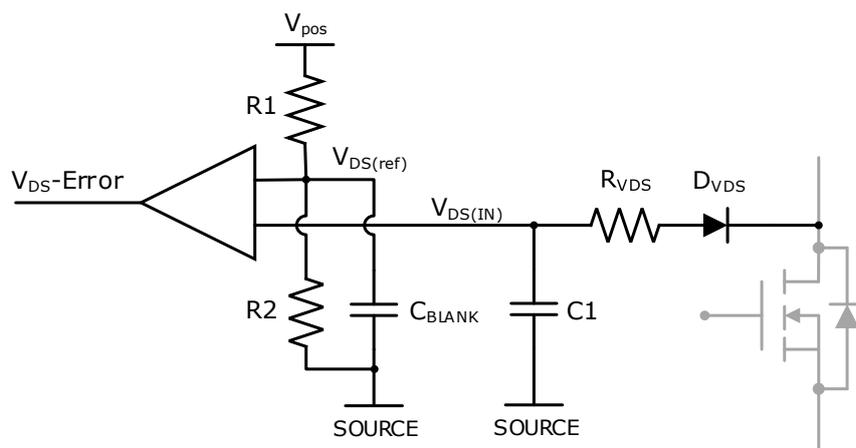
スイッチング周波数の増加は、ゲートドライバーの電力要件にも影響します。特定のパワー半導体デバイスに対して、特定のゲートドライバーチャンネルから供給される必要電力は、スイッチング周波数に正比例します([5]の 3.3 節)。従って、より低速のスイッチングシリコンベースの設計に適したドライバー回路は、SiC デバイスに簡単に適応できない可能性があります。

4.5 短絡検出

[節 3]で述べた様に、多くの世代の SiC MOSFET には短絡耐量がないか、または非常にわずかしかなかったりありません。さらに、オン状態の損失を減らす為により高い(>15V)ゲート電圧を使用すると、短絡が発生した場合に非常に高い電流が発生します(例: >10・ I_{Dnom})。従って、短絡検出回路は、デバイスが生き残る可能性を最大限に高める為に、可能な限り迅速に動作する事が重要です。

SiC MOSFET の短絡検出は、Si IGBT (DESAT、DSCP など)で使用される方法と同様な方法で、デバイスのオン状態電圧降下を監視する事によって実行されます。図 11 に示す様に、オン状態電圧がブロッキングダイオードを介して測定されるコンパレータ回路が使用されます。ブランキング時間は数 100ns に設定できますが、これは V_{DS} が非常に急速に低下する為です。例えば、600V を 10kV/ μ s で切り替えると、 V_{DS} は 60ns 以内に最小値まで低下します。

図 11: DESAT 検出回路例



D_{VDS}: ブロッキングダイオード、高速逆回復、高電圧 (例: BY203-20S)

R_{VDS}: 電圧降下抵抗 (アプリケーションに依存)

C1: ノイズ抑制用フィルターコンデンサは、できるだけ低い値 (例: <1nF)

R1/R2: 静的トリップ電圧を設定する為の分圧器 (アプリケーションに依存)

C_{BLANK}: ブランキング時間を設定する為のコンデンサ (アプリケーションに依存)

4.6 寄生ターンオン

[11]で説明されている様に、シリコンデバイスの場合、寄生ターンオンはミラー容量のフィードバック効果またはエミッタ(ソース)ブランチの寄生インダクタンスの影響によって引き起こされる可能性があります。

SiC MOSFET のゲート閾値電圧は、Si IGBT よりも低くなっています(例: $V_{GS(th)} \approx 2.5V$ 対 $V_{GE(th)} \approx 5.8V$)。この特性と、高速スイッチングに固有の高い dv/dt と di/dt 、および SiC MOSFET に特有のゲート容量比が組み合わさる事で、SiC MOSFET デバイスは Si デバイスよりも寄生ターンオンのリスクが高くなります。

図 9 に示すゲートクランプ回路は、寄生ターンオンに対する保護も提供します。

SiC MOSFET の寄生ターンオンに対する感受性は、ゲート容量の比率によって決まります。高い dv/dt では、ゲートにかかる印加電圧は次の式を使用して推定できます。

$$\Delta V_{GS} = \Delta V_{DG} \cdot \frac{C_{rss}}{C_{iss} - C_{rss}}$$

ここで、ハーフブリッジ回路の場合、 $\Delta V_{DG} \approx V_{DC}$ となります。

印加電圧がターンオフ電圧と閾値電圧の合計よりも大きい場合、デバイスが誤ってオンになる可能性があります。

例:

SiC MOSFET は $600V_{DC}$ リンクでスイッチングされ、 $V_{GS(off)} = -4V$ を使用します。SiC MOSFET のデータシートには、 $C_{rss} = 27pF$ 、 $C_{iss} = 1337pF$ 、 $V_{GS(th)} = 4.15V$ と記載されています。スイッチング中に印加される電圧は次の通りです。

$$\Delta V_{GS} = 600V \cdot \frac{27pF}{1337pF - 27pF} = 12.37V$$

ゲート電圧は潜在的に次の値に達する可能性があります。

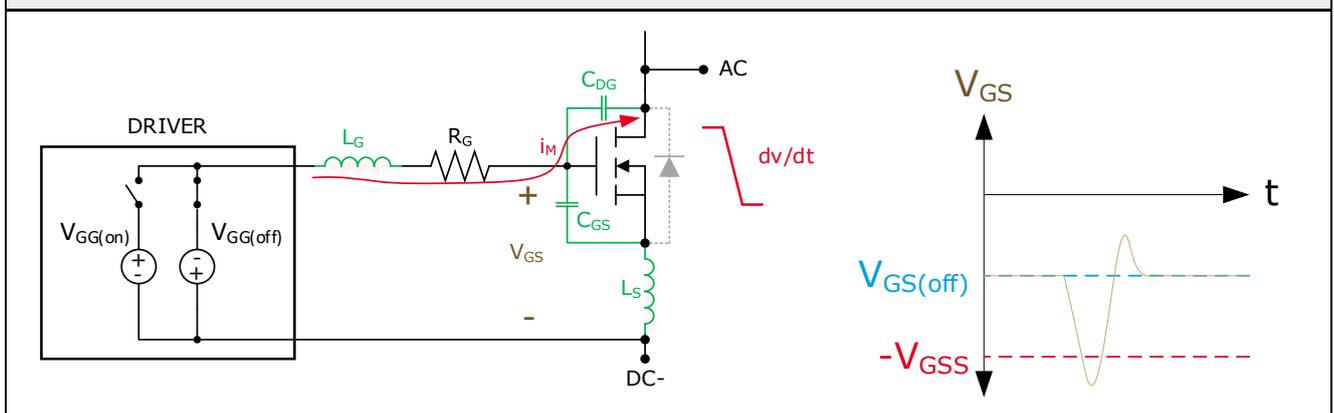
$$V_{GS(pk)} = -4V + 12.7V = 8.37V$$

この値は閾値電圧 $4.15V$ を超えており、デバイスがターンオンする事を意味します。

4.6.1 過度の負のゲート電圧

ミラー電流容量による寄生ターンオンは、正の dv_{DS}/dt の値が大きい場合に発生します。負の方向の dv_{DS}/dt の値が大きいと、負のゲート電圧が誘導される可能性があります。SiC MOSFET は比較的小さな負のゲート電圧しか許容できない為、誘導された電圧スパイクによってデバイスが損傷する可能性があります。図 12 では、AC から DC-への急激な電圧降下(ドレインからソースまで)により、ミラー容量を介してゲートからソースへの電流が流れます。この電流により、ゲート回路のインピーダンス間に負の電圧降下が発生します。この電圧降下は、ドライバーによって供給される負のターンオフゲート電圧に追加されます。

図 12: ミラー電流による負のゲート電圧オーバーシュート



ミラークランプ回路を使用すると、寄生的なターンオンと過度の負のゲート電圧の両方を回避できます。ゲートドライバーのパワーデバイスのゲートとソース間には MOSFET が接続されています。パワーデバイスがオフ状態の場合、ゲートドライバー回路はこの MOSFET をオンのままにします。MOSFET はミラー電流を効果的に短絡し、ゲート回路のインピーダンス (L_G 、 R_G など) で電圧降下が発生するのを防ぎます。最新のゲートドライブ IC にはこの様な MOSFET が内蔵されている為、追加のゲート接続のみが必要になります。

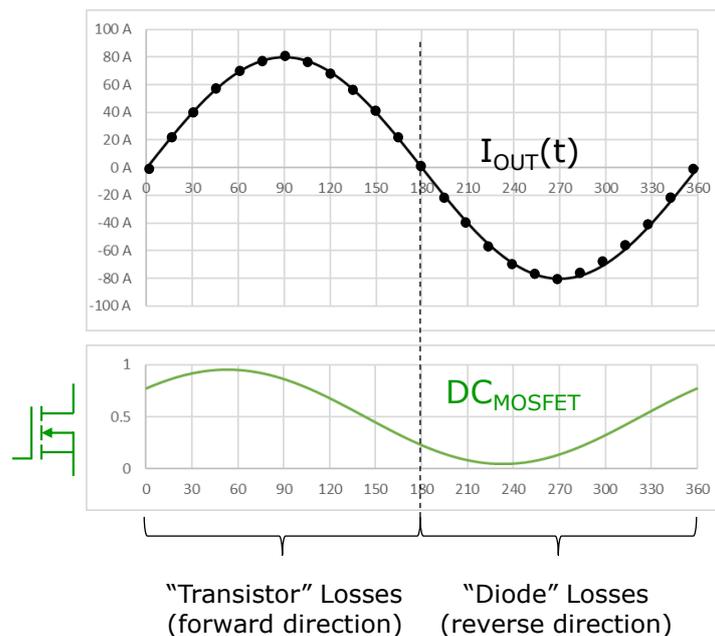
5. 損失

SiC MOSFET の損失は、Si IGBT と同様に考えられ、総損失は導通損失とスイッチング損失に分けられます。ただし、MOSFET の追加機能 (IGBT と比較) は、負 (ソースからドレイン) 電流に対して逆導通でチャネルを使用できる事です (節 2.1 を参照)。ほとんど

の電圧型インバータトポロジ（および DC/DC トポロジの同期整流器）では、コントローラーによって生成された PWM によってハーフブリッジの上部スイッチと下部スイッチが交互に切り替わる為、MOSFET のチャネルは逆電流の導通にすでに有効です。つまり、逆電流は MOSFET チャネル、ボディーダイオード、および外部 SBD(装備されている場合)に流れる可能性があります。

以下の式は、損失計算の一般的なアプローチを示す為に、一般的な時間ベースの方法で示されています。これらの式は、スプレッドシートソフトウェアを使用してポイントごとの計算方法に拡張できますが、温度依存効果(再帰が必要)とモジュールパラメーターデータベースは、専用の熱計算ツールで処理するのが最適です。

図 13: サンプリングされた電流とそれに対応する MOSFET のデューティサイクルの一般的な例



5.1 MOSFET のみ (外付けダイオードなし)

5.1.1 導通損失

順方向導通中、MOSFET には pn 接合に起因する固有の順方向電圧降下がない為、チャネルの導通損失はオン抵抗のみを考慮して計算されます。一般的なデューティサイクルが示されていますが、これは回路構成、スイッチングパターン、および動作条件に基づいて計算する必要があります。

$$V_{DS}(t) = I_{OUT}(t) \cdot K_{i_{MOSFET}}(t) \cdot R_{DS(on)}(T_j(t))$$

$$P_{cond(MOSFET)}(t) = I_{OUT}(t) \cdot K_{i_{MOSFET}}(t) \cdot V_{DS}(t) \cdot DC_T(t)$$

逆導通中、電流は MOS チャネルとボディーダイオードの間で分割されます。電流の分担を決定する最も簡単な方法は、回路シミュレータを使用するか、または反復的な方程式セット(スプレッドシートソフトウェアなど)を使用する事です。従って、この説明では、電流分担係数 K_i を使用して、総電流の一部が各デバイスに流れている事を示します。

$$K_{i_{MOSFET}}(t) + K_{i_{body\ diode}}(t) = 1$$

順方向導通では、 $K_{i_{MOSFET}} = 1$ 、 $K_{i_{body\ diode}} = 0$ です。逆方向導通では、MOS チャネルとボディーダイオード間の電流分担に応じて、 $K_{i_{MOSFET}}$ と $K_{i_{body\ diode}}$ はそれぞれ 1 未満になります。

MOS チャネルの導通損失は、上記で計算されていますが、ボディーダイオードには pn 接合がある為、導通損失は順方向特性の直線近似を使用した従来の方法で計算されます。

$$V_f(t) = V_{F0}(T_j(t), t) + I_{OUT}(t) \cdot K_{i_{body\ diode}}(t) \cdot r_f(T_j(t))$$

$$P_{cond(body\ diode)}(t) = I_{OUT}(t) \cdot K_{i_{body\ diode}} \cdot V_f(t) \cdot DC_D(t)$$

デッドタイム中は、ハーフブリッジ回路のトップ MOSFET とボトム MOSFET の両方のチャネルはオフになり、負の電流はボディーダイオードのみに流れます(つまり、 $K_{i_{MOSFET}} = 0$, $K_{i_{body\ diode}} = 1$)。

5.1.2 スイッチング損失

スイッチング損失は、MOSFET のターンオン損失とターンオフ損失、および固有のボディーダイオードの逆回復動作で構成されます。

$$P_{sw(MOSFET)}(t) = f_{sw} \cdot [E_{on}(V, I_{OUT}(t), T_j(t)) + E_{off}(V, I_{OUT}(t), T_j(t))]$$

$$P_{sw(body\ diode)}(t) = f_{sw} \cdot [E_{rr}(V, I_{OUT}(t), T_j(t))]$$

[3]でさらに説明されている様に、ダイオードの E_{rr} の値には、ボディーダイオードの E_{rr} 、MOSFET の E_{pto} 、MOSFET の E_{CJ} が含まれます。ただし、これらの損失は全て同じ物理的な半導体で発生する為、個別に計算される事はありません。ほとんどの場合、実際の損失に寄与しない E_{CJ} は無視されますが、特定のアプリケーションでは、損失を計算する前に E_{rr} から差し引く必要があります。

5.2 MOSFET + 外付け SBD

5.2.1 導通損失

追加のショットキーバリアダイオード(SBD)を採用したモジュールは、逆導通時に電流用の 3 番目のパスを提供する為、全体の電流の一部が別の電流分担係数で占められます。

$$K_{i_{MOSFET}}(t) + K_{i_{body\ diode}}(t) + K_{i_{SBD}}(t) = 1$$

SBD には固有の電圧降下がある為、導通損失は、順方向特性の直線近似を使用して従来の方法で計算されます。

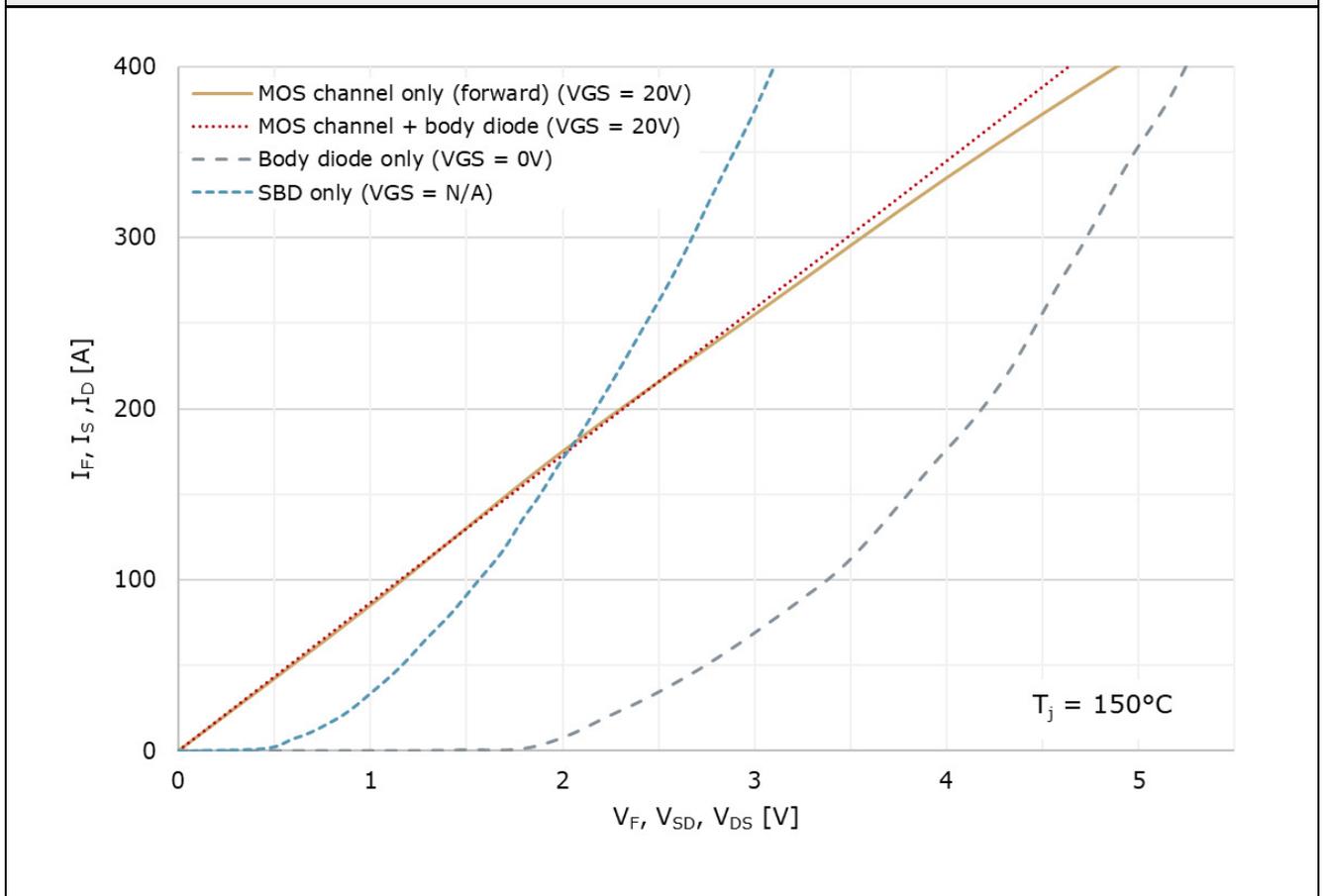
$$V_f(t) = V_{F0}(T_{j,SBD}(t), t) + I_{OUT}(t) \cdot K_{i_{SBD}}(t) \cdot r_f(T_{j,SBD}(t))$$

$$P_{cond(SBD)}(t) = I_{OUT}(t) \cdot K_{i_{SBD}}(t) \cdot V_f(t) \cdot DC_D(t)$$

インターロック時間中、 $K_{i_{MOSFET}} = 0$ であり、 $K_{i_{SBD}}$ と $K_{i_{body\ diode}}$ ダイオードは 2 つのダイオード間の電流の分担を表します。

3 つの異なるパス(MOS チャネル、ボディーダイオード、SBD)間の相対的な電圧降下を図 14 に示します。

図 14: さまざまなデバイスに於ける電圧降下の比較 (約 160A のデバイス)



5.2.2 スイッチング損失

ショットキーバリアダイオードのスイッチング損失は(ユニポーラ特性の為)無視できると考えられており、その為データシートには記載されていません。代わりに、損失が MOSFET チップで発生する事を示す為に、 $E_{rr(MOSFET)}$ が記載されています(説明については[3]を参照)。

$$P_{sw(MOSFET)}(t) = f_{sw} \cdot [E_{on}(V, I_{OUT}(t), T_j(t)) + E_{off}(V, I_{OUT}(t), T_j(t))]$$

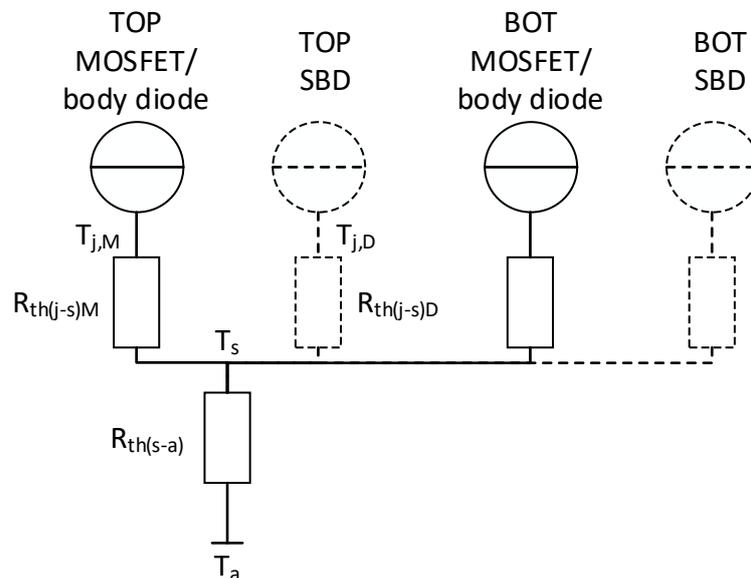
$$P_{sw(body\ diode)}(t) = f_{sw} \cdot [E_{rr(MOSFET)}(V, I_{OUT}(t), T_j(t))]$$

$$P_{sw(APD)}(t) \approx 0$$

5.3 接合温度の計算

損失が計算されると、温度計算は、フォスター熱等価回路図[2]を使用して、Si デバイスと同様の方法で実行されます。ポディーダイオードは MOSFET の一部である為、損失は同じ物理空間で発生します。従って、ポディーダイオードと MOS チャンネルの接合温度は同じであり、両方のデバイスは同じ値の熱抵抗を使用します。逆並列ショットキーダイオードが接続されている場合は、独自の接合温度と熱抵抗があります(図 15 を参照)。ベースプレートモジュールを含むこれらの熱抵抗の定義方法については、[10]を参照して下さい。

図 15: ベースプレートレスハーフブリッジ SiC MOSFET モジュールの熱等価回路図 (逆並列ダイオードありとなし)



6. 信頼性

6.1 ゲート酸化膜

SiC ゲート酸化膜は、同様のシリコン構造よりも敏感です。前述の様に、これはゲート電圧の最大値に対する制限が厳しくなる事を意味します。ただし、この敏感さは長期的な信頼性に関する他の懸念も引き起こします。ゲート電圧はデータシートの制限内に維持する必要があります。そうしないと、長期的な変化や損傷が発生する可能性があります。

ゲートケーブルと PCB トレースは、可能な場合はツイストペアと重複するグラウンド層を使用して、最小限に抑える必要があります。これにより、ゲートインダクタンスが最小限に抑えられ、ゲート電圧のオーバーシュートとアンダーシュートが最小限に抑えられます。これにより、デバイスの閾値が時間の経過と共に変化しないようにすることができます。V_{Gth} が上昇すると、チップの R_{Dson} も増加し、導通損失が増加します。動的動作も変更される可能性があります。

6.2 パワーサイクル

シリコンカーバイドはシリコンよりもかなり硬い素材で、ヤング率は約 3 倍です。SiC デバイスは、同様の定格の IGBT チップに比べてサイズが小さくなる傾向があります。この小さな形状により、デバイスの角にかかる歪が大きくなります。

SiC デバイスは、同等のシリコンデバイスよりも損失が大幅に低い事が多く、同じ負荷プロファイルで温度変動を小さくすることができます。

SiC と Si は、パワーサイクル寿命の点で直接比較すべきではありません。新しいシステムを設計する際には、これらの側面のバランスを取る必要があります。[6]は、このような計算を実行する為の基礎を提供します。

6.3 湿度

SiC チップの構造は Si デバイスと根本的に異なるわけではないので、故障モードは同様であり、同様の予防措置を講じる必要があります([9]を参照)。一般的に、最新の SiC チップセットは、HV-H³TRB 試験(EN 60749-5:2018 準拠)に 1000 時間まで合格できます。チップの電圧定格、モジュール設計、モジュールの製造プロセスも湿度に対する堅牢性に影響を与える為、特定のモジュールファミリーの実際の試験時間は異なる場合があります。

6.4 宇宙線

宇宙線障害は、高エネルギー粒子が半導体の阻止中に相互作用すると発生します。これにより、チップ内の電界が局所的に乱れ、局所的な破壊や故障につながる可能性があります。

Si と SiC チップは、どちらもこの故障モードの影響を受けますが、SiC チップには Si よりも優れた点があります。SiC チップは、Si チップよりもはるかに小さい傾向があります。面積が小さい程、粒子がチップを通過する可能性が低くなり、従って宇宙線による故障率も低くなります。

[7]は宇宙線放射による故障率を計算する為の基礎となります。

6.5 ボディーダイオード

旧世代の SiC MOSFET の中には、ボディーダイオードを使用すると、時間の経過と共に劣化や変化が生じるものがありました。ただし、セмикロンダンフォスが使用する最新の設計にはこの欠点はありません。セмикロンダンフォスモジュールの SiC MOSFET のボディーダイオードは、それぞれのデータシートで定義されている制限内で順方向動作で安全に使用できます。

7. データシート

新しい SiC MOSFET モジュールの特性により、シリコン MOSFET のデータシートで、従来使用されてきた用語にいくつかの変更が必要になります[2]。2023 年以降の製品の SiC MOSFET デバイスのデータシートでは、次の用語が使用されます。

データシートでは、値はモジュールコンポーネント(またはモジュール機能、例えば MOSFET の順方向および逆方向の導通動作)ごとに個別に規定されています。全ての定格は、トランジスタモジュールで実際に並列に接続されているスイッチ当たりの MOSFET チップの数に関係なく、1 つのスイッチに言及します。

以下では、SiC MOSFET データシートに固有の用語、または Si IGBT のデータシートとは異なる用語のみを説明します。MOSFET と逆並列で使用される事が多い、ショットキーバリアダイオード(SBD)に関連する用語の説明については、AN 22-001 [3]を参照して下さい。

7.1 絶対最大定格、MOSFET と一体化されたボディーダイオード

これらの値は、データシートの最初の節(図 16)に記載されており、動作中に超える事ができない設計上の限界と見なす必要があります。

図 16: 絶対最大定格、MOSFET および一体化されたボディーダイオード

Absolute Maximum Ratings			
Symbol	Conditions	Values	Unit
MOSFET			
V_{DSS}	$T_j = 25\text{ }^{\circ}\text{C}$	1200	V
I_D	HPTP / HP-PCM $T_j = 175\text{ }^{\circ}\text{C}$	$T_s = 70\text{ }^{\circ}\text{C}$	29
		$T_s = 100\text{ }^{\circ}\text{C}$	25
I_{DM}	$PW \leq 10\mu\text{s}$, Duty cycle $\leq 1\%$	84	A
V_{GS}	Transient Gate - Source voltage ($t < 300\text{ns}$)	-4 ... +23	V
T_j		-40 ... 175	$^{\circ}\text{C}$
Integrated body diode			
I_{SM}	$PW \leq 500\text{ns}$, Duty cycle $\leq 5\%$	43	A
I_{FSM}	$PW \leq 10\mu\text{s}$	84	A

7.1.1 MOSFET: 連続ドレイン電流、 I_D

許容チップ温度に達するドレインに於ける最大直流電流の計算値。電流はケースまたはヒートシンクの温度を固定し、 $T_j = T_{j(max)}$ で計算されます。

$$I_D = \sqrt{\frac{T_j - T_n}{R_{th(j-n),max} \cdot R_{DS(on),max,T_j}}}$$

ここで、n は、モジュールにベースプレートがあるかどうかに応じて、シンクまたはケースになります。

I_D は静的な値(直流)を指定する為、スイッチング動作には関係ありません。この値は、電流能力を示す為他のデバイスとの比較にのみ使用されます。

7.1.2 MOSFET: パルスドレイン電流のピーク値、 I_{DM}

MOSFET(オン状態)が通常の動作で損傷なく耐える事ができる繰り返しピークドレイン電流。接合温度が $T_{j(max)}$ を超えない様に、電流パルスの持続時間を制限する必要があります。

この値は、Si IGBT の I_{CRM} に似ており、オン状態のドレイン・ソースチャネルをどちらの方向にも流れる電流に対して有効です。

7.1.3 MOSFET: ゲート・ソース間電圧、 V_{GS}

ドレイン・ソース間短絡($V_{DS} = 0$)時のゲート端子とソース端子間の最大電圧(過渡電圧または静的電圧として示される)。

この値はチップ技術(チップ世代)によって異なります。推奨ゲート・ソース駆動電圧はデータシートの特性節(7.2)に記載されています。

7.1.4 MOSFET: 短絡時の最大ターンオン時間、 t_{psc}

規定された電源電圧、ドレイン・ソース間電圧、および接合温度で過電流または短絡によって引き起こされる非飽和の最大持続時間。

短絡保護回路(例: DSCP、DESAT 検出)は、デバイスの破壊を防ぐ為に、 t_{psc} 内で電流を遮断する必要があります。この値は、チップのテクノロジー(チップの世代)によって異なります。値が存在しない場合は、チップの短絡機能は保証されません。

7.1.5 一体化されたボディダイオード: パルス順電流のピーク値、 I_{SM}

ボディダイオード(オフ状態の MOSFET)が、通常の動作で損傷を受ける事なく耐える事ができる繰り返しピーク順電流。接合温度が $T_{j(max)}$ を超えない様に、電流パルスの持続時間を制限する必要があります。

この値は、Si FWD の I_{FRM} に似ています。

7.1.6 一体化されたダイオード: サージ順電流、 I_{FSM}

ダイオードの寿命中に煩雑に発生しない限り、ボディダイオード(オフ状態の MOSFET)が故障(例: 短絡)した場合に耐える事ができる、パルス幅 t_p の正弦半波形式の非繰り返しピーク順電流。

デバイスが I_{FSM} に近い値にさらされると、接合温度が $T_{j(max)}$ を超える値に達し、チップのメタライゼーションが損傷する可能性があります。さらに、サージ電流が流れた直後にダイオードの阻止電圧能力が低下します。 I_{FSM} のデータシート値は、ダイオードが逆電圧を阻止しないと予想される場合に対して有効です。

7.2 特性

これらの値はデータシートの 2 番目の節(図 17)に記載されており、推奨される動作条件下でのデバイスの動作を定義します。

図 17: 特性、MOSFET および一体化されたボディダイオード

Characteristics						
Symbol	Conditions	min.	typ.	max.	Unit	
MOSFET						
$V_{(BR)DSS}$	$V_{GS} = 0\text{ V}, I_D = 9.2\text{ mA}, T_j = 25\text{ °C}$	1200			V	
$V_{GS(th)}$	$V_{DS} = 10\text{ V}, I_D = 11.1\text{ mA}, T_j = 25\text{ °C}$	2.8		4.8	V	
I_{DSS}	$V_{GS} = 0\text{ V}, V_{DS} = 1200\text{ V}, T_j = 25\text{ °C}$			0.2	mA	
I_{GSS}	$V_{DS} = 0\text{ V}, V_{GS} = 21\text{ V}, T_j = 25\text{ °C}$			400	nA	
$R_{DS(on)}$	$V_{GS} = 18\text{ V}, I_D = 21\text{ A}, \text{chiplevel}$	$T_j = 25\text{ °C}$		36	45	mΩ
		$T_j = 150\text{ °C}$		72		mΩ
C_{iss}	$V_{GS} = 0\text{ V}, f = 1\text{ MHz}$		2335		pF	
C_{oss}	$V_{DS} = 800\text{ V}, f = 1\text{ MHz}$		70		pF	
C_{rss}	$T_j = 25\text{ °C}, f = 1\text{ MHz}$		5		pF	
Q_G	$V_{GS} = 0 \dots 18\text{ V}, V_{DS} = 800\text{ V}, I_D = 21\text{ A}$		91		nC	
R_{Gint}	$T_j = 25\text{ °C}$		1.0		Ω	
$t_{d(on)}$	$V_{DD} = 600\text{ V}, I_D = 30\text{ A}, T_j = 150\text{ °C}$		10		ns	
t_r	$V_{GS} = 0/18\text{ V}, R_{Gon} = 3.3\text{ Ω}, T_j = 150\text{ °C}$		9		ns	
$t_{d(off)}$	$R_{Goff} = 3.3\text{ Ω}, T_j = 150\text{ °C}$		52		ns	
t_f	$di/dt_{on} = 2.9\text{ kA/μs}, di/dt_{off} = 1.7\text{ kA/μs}, T_j = 150\text{ °C}$		30		ns	
E_{on}	$dv/dt_{on} = 29\text{ kV/μs}, T_j = 150\text{ °C}$		0.32		mJ	
E_{off}	$dv/dt_{off} = 29\text{ kV/μs}, L\sigma = 14\text{ nH}, T_j = 150\text{ °C}$		0.26		mJ	
$t_{psc}^{1)}$	$V_{DD} \leq 720\text{ V}, V_{DSS} < 1200\text{ V}, V_{GS} = 0/18\text{ V}, E_{sc} \leq 280\text{ mJ}, T_j = 150\text{ °C}$	2			μs	
$R_{th(j-s)}$	per MOSFET, HPTP / HP-PCM		1.25		K/W	
Integrated body diode						
$V_F = V_{SD}$	$-I_D = 21\text{ A}, V_{GS} = 0\text{ V}, \text{chiplevel}$	$T_j = 25\text{ °C}$		3.30	V	
		$T_j = 150\text{ °C}$		3.60	V	
$V_{F0} = V_{SD0}$	chiplevel	$T_j = 25\text{ °C}$		2.25	V	
		$T_j = 150\text{ °C}$		2.10	V	
$r_F = r_{SD}$	chiplevel	$T_j = 25\text{ °C}$		50	mΩ	
		$T_j = 150\text{ °C}$		71	mΩ	
t_{rr}	$V_{DD} = 600\text{ V}, I_D = 30\text{ A}, T_j = 150\text{ °C}$		54		ns	
Q_{rr}	$V_{GS} = 0\text{ V}, T_j = 150\text{ °C}$		1		μC	
I_{rr}	$di/dt_{off} = 2.8\text{ kA/μs}, T_j = 150\text{ °C}$		37		A	
E_{rr}	$T_j = 150\text{ °C}$		0.39		mJ	

7.2.1 MOSFET: ドレイン・ソース間ブレイクダウン電圧、 $V_{(BR)DSS}$

ゲート・ソース間短絡時のドレイン・ソース間のブレイク電圧 ($V_{GS} = 0\text{ V}$)。印加電流 I_D および接合温度 T_j に対して与えられた値。

$V_{(BR)DSS}$ は高電圧定電流電源で測定される為、記載されている電流 (I_D) は必ずしも漏れ電流 (I_{DSS}) と一致するわけではありません。ほとんどの SiC MOSFET デバイスはアバランシェ領域での動作を明示的に許可していない為、 $V_{(BR)DSS,min}$ は通常 V_{DSS} と等しくなりません。

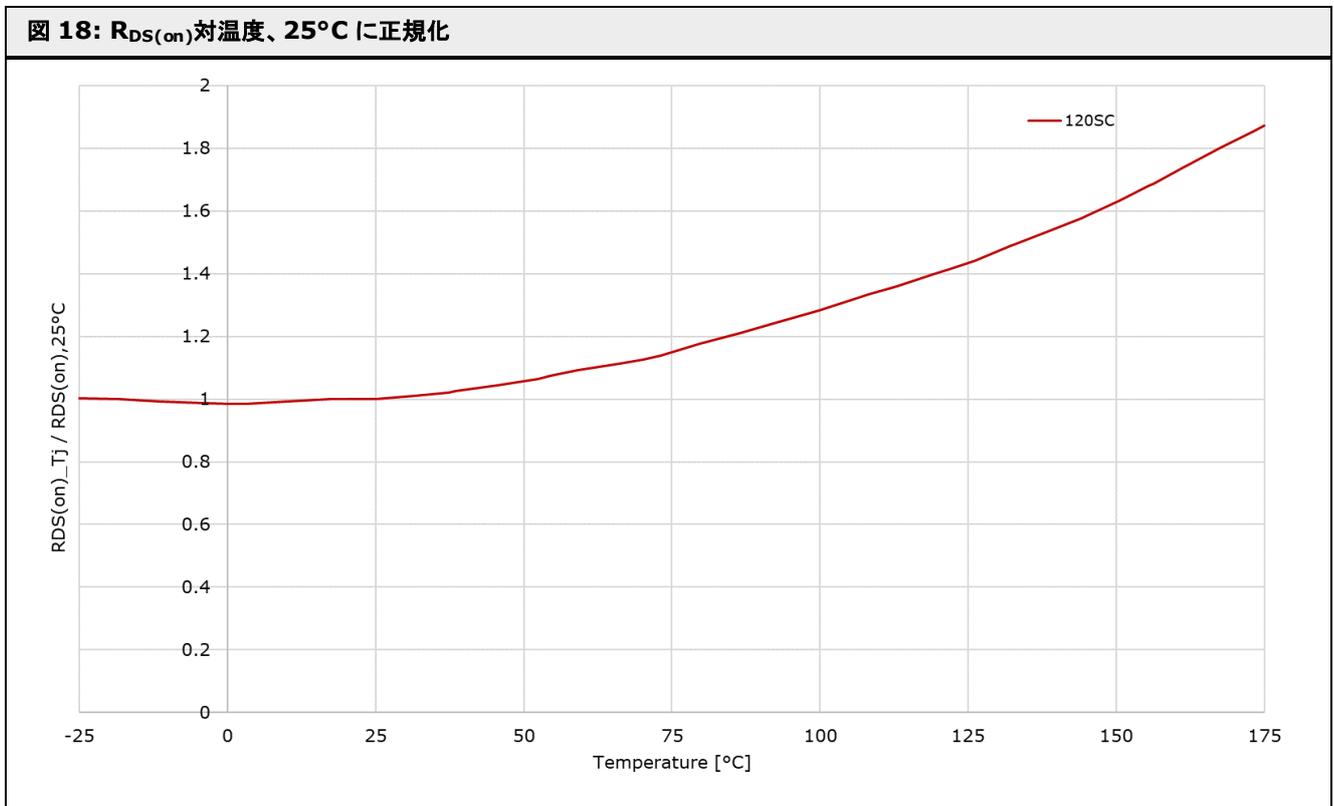
7.2.2 MOSFET: ゲート・ソース間漏れ電流、 I_{GSS}

規定されたドレイン・ソース間電圧、温度、ゲート電圧で、ドレイン・ソース間が短絡 ($V_{DS} = 0$) されたときのゲートとソース間の漏れ電流。

7.2.3 MOSFET: ドレイン・ソース間オン抵抗、 $R_{DS(on)}$

規定のゲート・ソース間電圧、ドレイン電流(つまり「定格電流」)、および接合温度に於ける、完全にゲート制御された MOSFET のドレイン・ソース間電圧 V_{DS} とドレイン電流 I_D の変化の商。

$R_{DS(on)}$ は $V_{GS(on)}$ と T_j に大きく依存します(節 2.1 と図 18 を参照)。



7.2.4 ボディーダイオード: 逆回復エネルギー、 E_{rr}

規定された条件下で測定された、ターンオフ時のボディーダイオードの逆回復エネルギー。

7.2.5 電流クラス

パワーMOSFET デバイスは、従来、ドレイン・ソース間オン抵抗によって分類されてきました。IGBT モジュールは、各機能 IGBT スイッチを構成するチップの公称電流(DC)定格によって分類されてきました。セмикロンダンフォスの SiC MOSFET モジュールの形名には、データシートに記載されている特性を導き出す為に、使用される試験電流から導き出されたおおよその電流クラスが含まれています。この試験電流 I_D または $-I_D$ は、特定の特性の「条件」欄に表示されます。

ただし、SiC のスイッチング損失は低い為、この電流定格はシリコンデバイスと比較するとあまり役に立ちません(例えば、250A IGBT は、より小型の SiC MOSFET に置き換えられ事がよくあります)。

図 1: 部分的(L)および完全な(R)順方向導通	2
図 2: ゲート電圧の電圧降下への影響 (SKM350MB120SCH15)	3
図 3: MOSFET の順方向および逆方向の電圧降下と温度との関係 ($V_{GS} \gg 0V$)	3
図 4: ボディーダイオードのみ(L)およびボディーダイオードとチャネル(R)を介した逆導通(R)	4
図 5: 逆導通に於けるゲート電圧の影響 (SKM350MB120SCH15)	4
図 6: SK250MB120CR03TE2	6
図 7: セмикロンダンフォスのデータシートの特性欄に於ける、推奨ターンオンゲート電圧とターンオフゲート電圧の場所(例: SK250MB120CR03TE2)	6
図 8: ターンオンゲート電圧とターンオフゲート電圧の最大値の定義	7
図 9: ゲートクランプ回路の例	8
図 10: 120A/1200V Si (L)および 250A/1200V SiC (R)デバイスのスイッチング損失とゲート抵抗の関係	9
図 11: DESAT 検出回路	10

図 12: ミラー電流による負のゲート電圧オーバーシュート	11
図 13: サンプリングされた電流とそれに対応する MOSFET のデューティサイクルの一般的な例	12
図 14: さまざまなデバイスに於ける電圧降下の比較 (約 160A のデバイス).....	14
図 15: ベースプレートレスハーフブリッジ SiC MOSFET モジュールの熱等価回路図 (逆並列ダイオードありとなし)	15
図 16: 絶対最大定格、MOSFET および一体化されたボディーダイオード	16
図 17: 特性、MOSFET および一体化されたボディーダイオード	18
図 18: $R_{DS(on)}$ 対温度、25°C に正規化	19

表 1: ハードスイッチコンバータの実際的な限界 (例:100kW)	10
--	----

記号と用語

記号	用語
SiC	シリコンカーバイド
Si	シリコン
SBD	ショットキーバリアダイオード
APD	逆並列ダイオード (フリーホイールダイオード、逆ダイオード)

用語と記号の詳細は、「パワー半導体アプリケーションマニュアル」に記載されています。

参考文献

- [1] www.semikron-danfoss.com
- [2] A. Wintrich, U. Nicolai, W. Tursky, T. Reimann, "Application Manual Power Semiconductors", 2nd edition, ISLE Verlag 2015, ISBN 978-3-938843-83-3
- [3] D. Prindle, "Dynamic Characterization of SiC Diodes", AN 22-001, Rev. 00, SEMİKRON International GmbH 2022
- [4] N. Hofstötter, "IGBT Modules in Parallel Operation with Central and Individual Driver Board", AN 17-001, Rev. 00, SEMİKRON International GmbH 2017
- [5] P. Drexhage, "Gate Driver Basics", AN 21-002, Rev. 01, SEMİKRON International GmbH 2021
- [6] A. Wintrich, "Power Cycle Model for IGBT Product Lines", AN 21-001, Rev. 01, SEMİKRON International GmbH 2021
- [7] U. Schilling, "Cosmic Ray Failures in Power Electronics", AN 17-003, Rev. 00, SEMİKRON International GmbH 2017
- [8] C. Schmidt and M. Röblitz, "A Performance Comparison of SiC Power Modules with Schottky and Body Diodes", PCIM Europe 2017
- [9] P. Drexhage, "Effect of Humidity and Condensation on Power Electronics Systems", AN 16-001, Rev. 01, SEMİKRON International GmbH 2022
- [10] A. Wintrich, "Thermal resistance of IGBT Modules – specification and modelling", AN 1404, Rev. 01, SEMİKRON International GmbH 2014
- [11] N. Hofstötter, "Limits and hints how to turn off IGBTs with unipolar supply", AN 1401, Rev. 02, SEMİKRON International GmbH 2015

重要な情報および警告

本資料に記載されている情報は、製品の特性を保証するものではありません。本資料では、標準的なアプリケーションで期待されるセмикロンダンフォス製品の通常の特性のみを説明しますが、特定のアプリケーションによっては異なる場合があります。従って、製品は前もってそれぞれのアプリケーションに対して試験する必要があります。この結果、あらゆる種類のアプリケーションの調整が必要になる場合があります。セмикロンダンフォス製品のユーザーは、セмикロンダンフォス製品を組み込んだアプリケーションの安全性について責任を負い、セмикロンダンフォス製品が故障した場合でも、アプリケーションが人身事故、火災、その他の問題を生じさせない様に適切な安全対策を講じる必要があります。ユーザーはアプリケーションの設計および実現が、アプリケーションの範囲に適用される全ての法律、規則、規範、標準に準拠している事を確認する責任を負います。セмикロンダンフォスの認定代表者が署名した書面による、セмикロンダンフォスの明示的な承認がない限り、セмикロンダンフォスの製品は、製品の故障またはその使用による結果が、人身傷害に影響を及ぼす事が合理的に予想されるアプリケーションで使用することはできません。

ここに記載されている情報の正確性、完全性、および/または使用に関して、いかなる表明または保証も行われず、いかなる責任も負いません。これには、第三者の知的財産権の非侵害の保証が含まれますが、これに限られません。セмикロンダンフォスは、ユーザーのアプリケーションから生じる可能性がある、自社または第三者の特許権、著作権、企業秘密、その他の知的財産権を侵害していない事についていかなる表明も保証も行いません。本資料は、同等の内容および範囲を有する以前の全てのセмикロンダンフォスの情報に優先し、置き換えます。セмикロンダンフォスは、いつでも本文書を更新/または改訂する事があります。

Semikron Danfoss International GmbH
Sigmundstrasse 200, 90431 Nuremberg, Germany
Tel: +49 911 65596663
sales@semikron-danfoss.com, www.semikron-danfoss.com