

Revision: 02

Issue date: 2024-03-25

Prepared by: Paul Drexhage

Approved by: Arendt Wintrich

Keyword: driver, gate, IGBT, MOSFET, replaces AN-7002, AN-7003, AN-7004

## ゲートドライバーの基礎

1. まえがき.....	1
2. 回路構成.....	2
2.1 電圧定格.....	3
3. ドライバー出力.....	4
3.1 ドライブ電圧.....	4
3.2 ゲート電荷.....	6
3.2.1 $Q_{out}$ および追加ブースト容量.....	9
3.3 平均ゲート電流.....	9
3.4 ピークゲート電流.....	9
4. ゲート抵抗.....	10
4.1 最小ゲート抵抗.....	10
4.2 内部ゲート抵抗.....	11
4.3 ソフトターンオフゲート抵抗.....	11
4.4 電力損失.....	11
4.5 抵抗の種類.....	12
4.6 フリーホイールダイオードのスイッチング動作.....	12
4.7 スwitchング損失の影響.....	13
5. 物理的実装.....	14
5.1 コントローラーとドライバーの接続.....	14
5.2 ドライバーとモジュールの接続.....	15
5.2.1 ワイヤ配置.....	15
5.2.2 部品配置.....	16
5.2.3 追加部品.....	16
5.3 PCB 配置.....	17
5.3.1 絶縁協調.....	18
6. 結論.....	19

### 1. まえがき

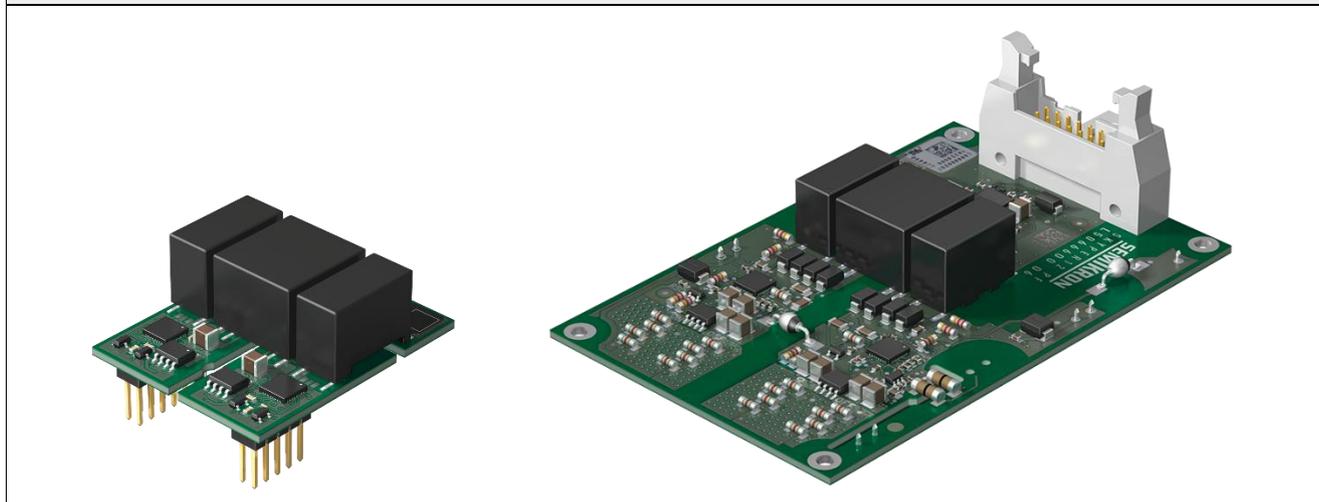
このアプリケーションノートは、既製のドライバーコアまたはプラグ・アンド・プレイゲートドライバーの選択と実装を支援することを目的としています。このアプリケーションノートは、AN-7002、AN-7003、および AN-7004 に代わるものです。

パワーエレクトロニクスシステムでは、「ゲートドライバー」という用語は通常、低電圧コントローラー(ソフトウェアとシステム ロジックを含む)と高電圧パワー モジュール(IGBT、MOSFET などを含む)を接続する回路を表す為に使用されます。

市販の IGBT/MOSFET ドライバーには、次の 3 つの基本クラスがあります。

- **ドライバーIC:** この用語は、基本的なレベルシフタ(3.3V ロジック入力、高電流バイポーラ出力など)から、ロジックと絶縁を1つのトランスファーモールドパッケージに統合した完全なドライバー回路まで、幅広いカテゴリの集積回路をカバーします。前者の場合、これらの部品は完全な機能を実現する為に、追加の絶縁回路や電源回路の設計を必要とします。後者の場合、パッケージの物理的な制約により、これらのデバイスは通常、低電力アプリケーションに限定されます。
- **ドライバーコア:** 中高電力アプリケーションの場合、ドライバーコア(図 1L)は、完全なドライバーIC のすべての機能ブロックをより大規模に提供します。絶縁は通常、より高い動作電圧とより大きな沿面距離/空間距離を可能にする大型のオプトカプラまたはパルストランスによって実現されます。回路全体は、より大きな PCB に差し込んだりはんだ付けしたりできる PCB 上に組み込まれています。この設計により、特定のモジュールのゲート抵抗とトリップレベルを柔軟に調整できます。
- **プラグ・アンド・プレイ:** 業界標準のモジュール(SEMITRANS 10、SEMiX 3p など)の場合、ドライバーコアのすべての機能に加え、特定のモジュールタイプに必要なゲート抵抗と構成部品を含む完全なドライバーボード(図 1R)が既に組み込まれています。PCB は、特定のモジュールハウジングに圧入したり、はんだ付けしたり、差し込んだりできるように設計されています。

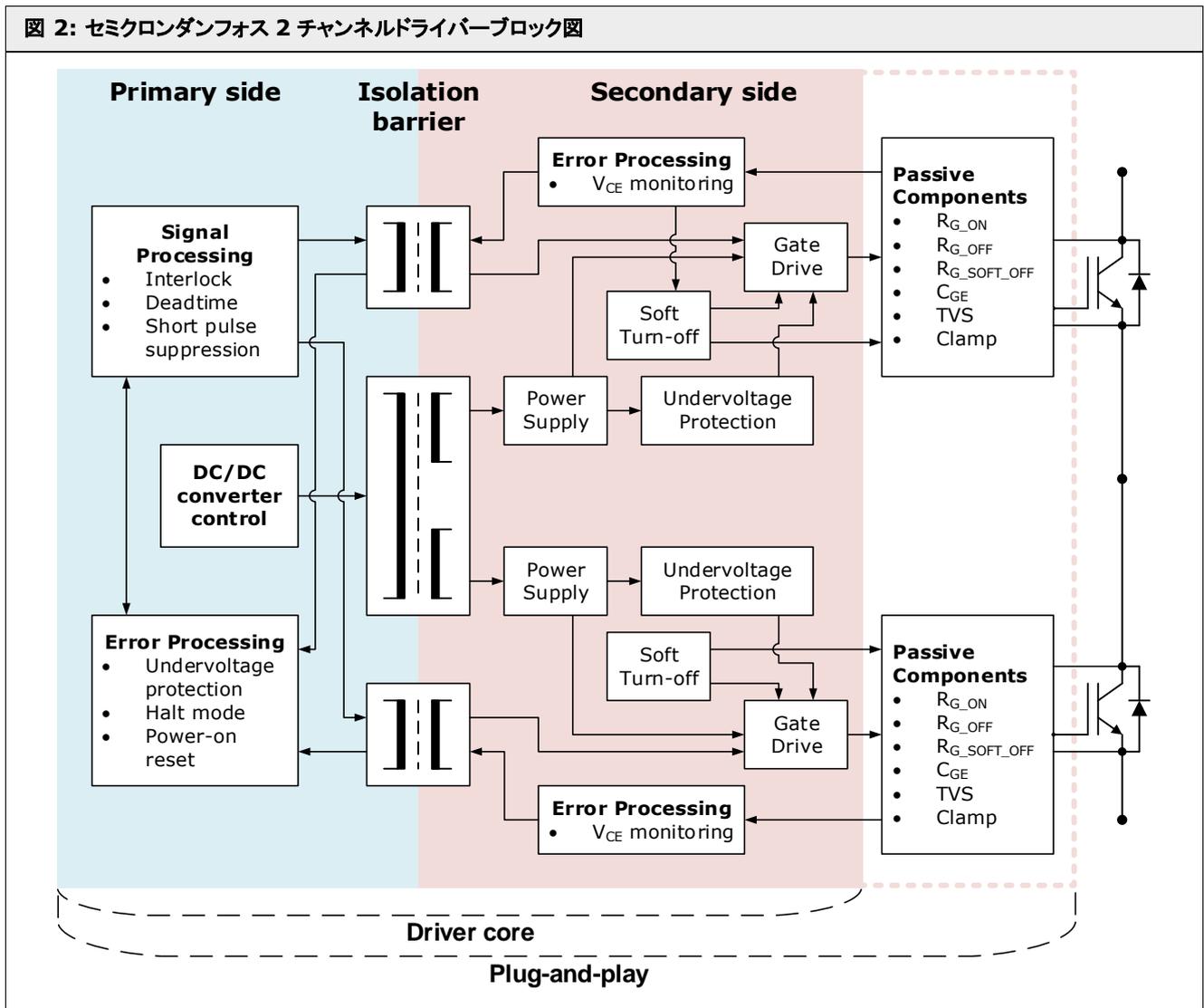
図 1: SKYPER 12 PV ドライバーコア(左) および SEMiX 3p モジュール用 SKYPER 12 プレスフィットプラグ・アンド・プレイドライバー(右)



## 2. 回路構成

最新の 2 チャンネルドライバー回路は、一般的に図 2 のように構成され、安全性にとって重要な特徴は、一次側(低電圧)と二次側(高電圧)を明確に区別することです。コントローラーは一次側にインターフェースされ、そこでロジック(おそらく ASIC の形式)が短いパルス抑制、インターロック、および/またはデッドタイムを提供し、通常はゲート信号を調整して絶縁障壁を越えて送信できるようにします。さらに、電源デバイスのオン/オフに使用する正と負の電圧レールを供給する為に、独立した電源が必要です。二次側部品には、これに加えて、エラーの送信の遅延と、それに続く絶縁障壁を越えたターンオフ信号を回避する高速動作保護機能(DSCP など)が含まれます。

図 2: セミクロンダンフォス 2 チャンネルドライバーブロック図



## 2.1 電圧定格

ほとんどのドライバーコアとプラグ・アンド・プレイドライバーは、ドライブ用に設計された素子の最大阻止電圧(1200V、1700Vなど)に応じて分類されます。この定格は、主に一次側と二次側の間の絶縁障壁によって決定される、ドライバーの型式試験に使用される電圧( $V_{isol}$ )に変換されます。ほとんどのセミクロンダンフォスドライバー製品で使用されている、トランススペースの絶縁障壁は、典型的な絶縁耐圧定格が  $4kVAC_{rms}$  である為、この点で特に堅牢です。絶縁耐圧を試験する為の関連規格と方法は[7]に記載されています。

### 3. ドライバー出力

#### 3.1 ドライブ電圧

トランジスタゲートのオン/オフを切り替えるにはさまざまな手法がありますが[2]、最も一般的なのは抵抗制御電圧源タイプです。この方法では、ゲートに固定のターンオンゲート電圧とターンオフゲート電圧を印加し、抵抗で電流の上昇率を制御します(図 3、図 4)。特に大型素子の場合、個別のターンオンゲート抵抗とターンオフゲート抵抗が使用され、このアプリケーションノートで説明されているほとんどの部分ではこれが前提となります。

図 3: バイポーラ電圧源を使用した IGBT のターンオン

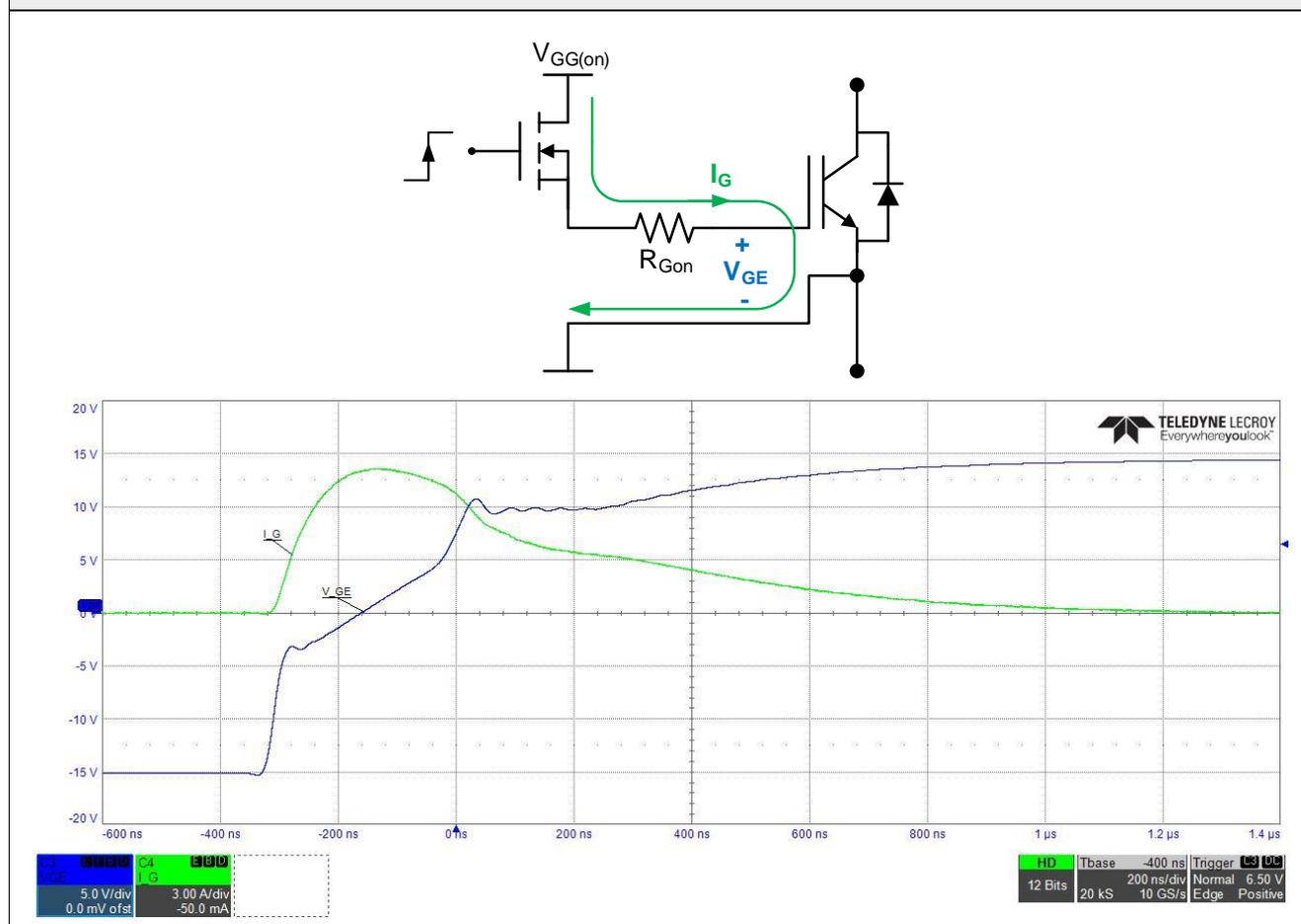
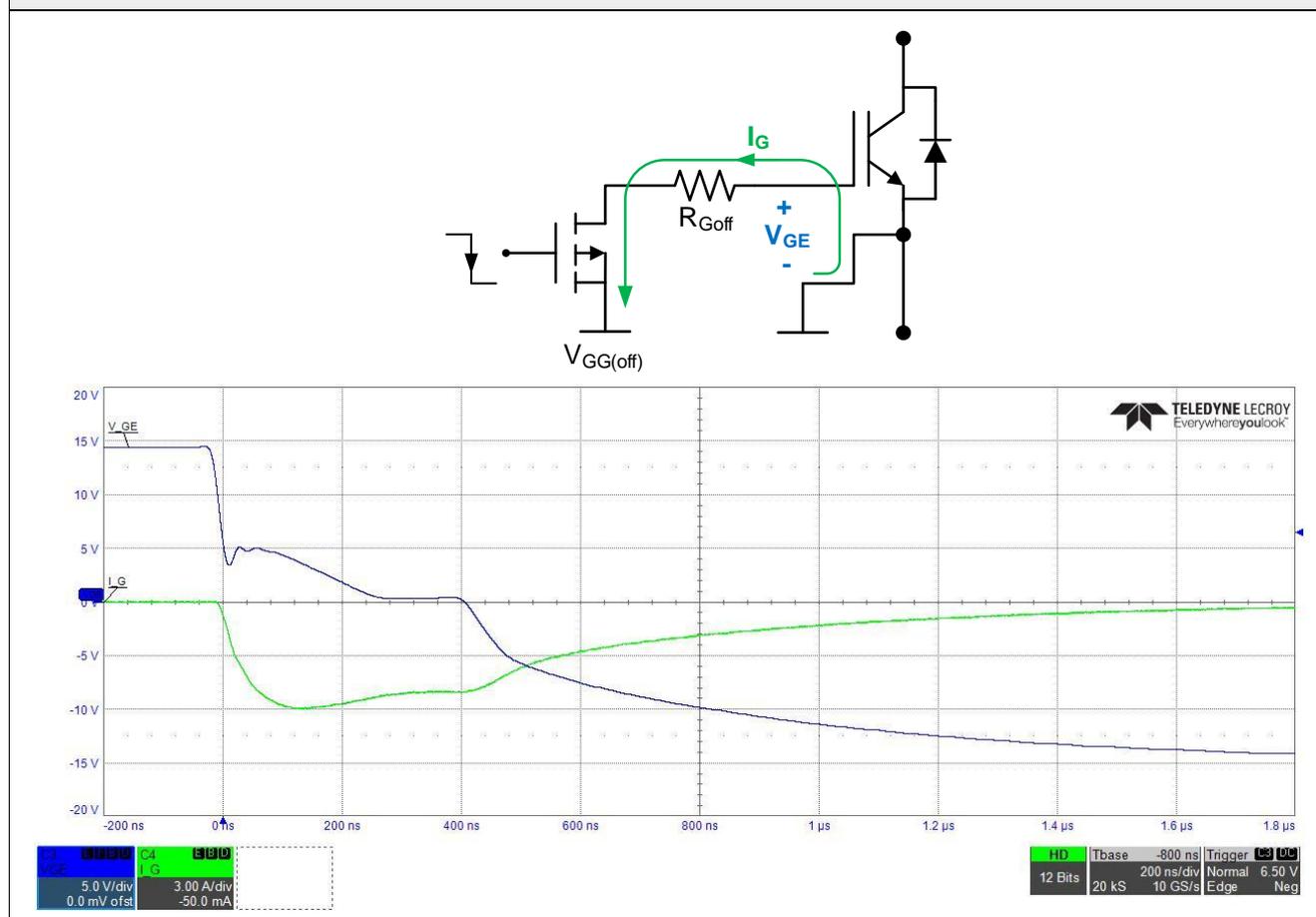


図 4: バイポーラ電圧源を使用した IGBT のターンオフ



これらのターンオンゲート電圧とターンオフゲート電圧は、通常、特定の半導体技術に対して均一であり、以下の間の妥協点として選択されます。

- コスト/複雑さ(バイポーラとユニポーラの二次側電圧供給)
- スイッチング速度
- 寄生ターンオンに対する耐性([3]参照)
- 導通損失( $R_{DS(on)}$ )の低減
- ゲート酸化膜の保護( $V_{GES}$ を超えない)

シリコン IGBT は通常、大型(大電流)素子の場合は 15V のターンオンゲート電圧と-5V...-15V のターンオフゲート電圧で駆動され、小型(低電流)素子の場合は 0V のターンオフゲート電圧で駆動されます。第 7 世代 IGBT[6]の場合、ゲート容量( $C_{GE}$  は  $C_{GC}$  に比べて大きい)により、0V のターンオフゲート電圧を使用して大型素子でも安全にターンオフすることが可能です。

シリコン MOSFET は通常、10V...15V のターンオンゲート電圧と 0V のターンオフゲート電圧で駆動されます。

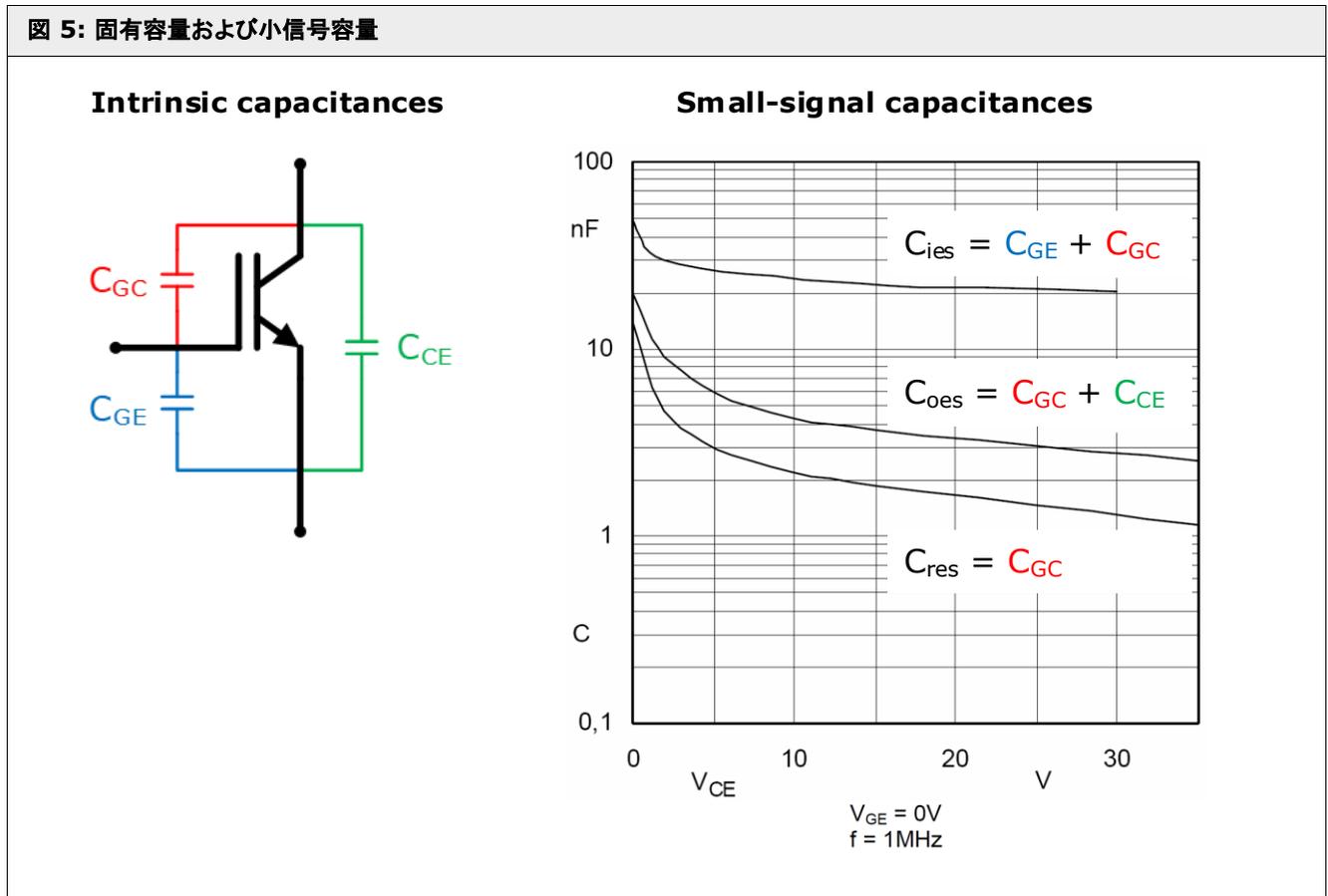
シリコンカーバイド MOSFET は、この記事の執筆時点ではまだ進化の途中ですが、オン状態損失を減らす為に、通常は高いターンオンゲート電圧(15V...20V)で駆動されます。わずかに負のターンオフゲート電圧(-3V...-5V)が推奨されます。

ほとんどの場合、これらのターンオン/ターンオフゲート電圧は既製のドライバーソリューションでは固定されている為、他のデータシート値( $Q_G$ など)を確認するときのみ、使用される電圧に注意する必要があります。

### 3.2 ゲート電荷

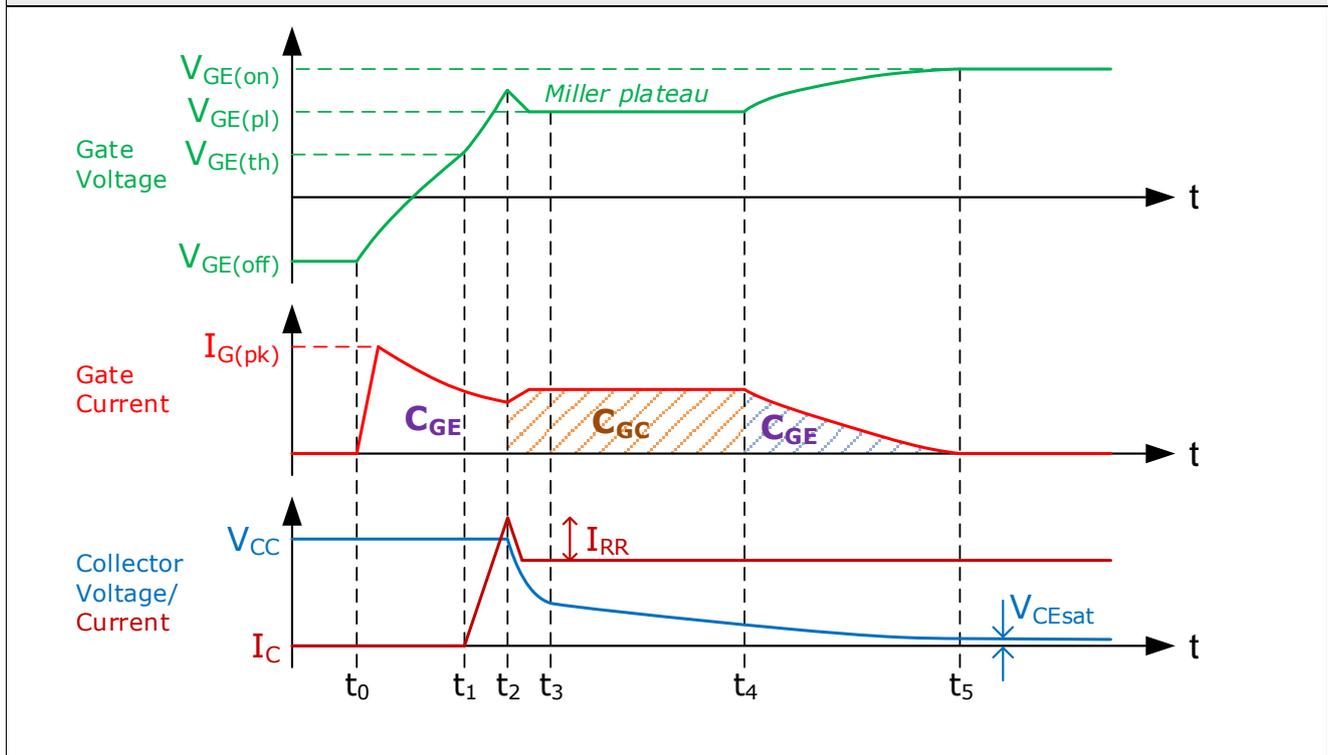
絶縁ゲートトランジスタ(IGBT、MOSFET)の製造では、3つの主な固有容量( $C_{GE}$ ,  $C_{CE}$ ,  $C_{GC}$ )が生じます。これらの容量は組み合わせて一般的な「小信号容量」( $C_{ies}$ ,  $C_{res}$ ,  $C_{oes}$ )を形成し、トランジスタに印加される電圧に応じて変化します。

図 5: 固有容量および小信号容量



ゲートドライバーのサイズ設定において、これらの容量のうち最も重要なのは  $C_{GE}$  (「ゲート容量」) と  $C_{GC}$  (「ミラー容量」) です。これらはゲート電圧と電流の特性を最も強く決定するからです。図 6 は、ゲート電流によって充電される容量を含む、ゲートの理想的な波形を示しています。

図 6: 理想的なゲートターンオン波形



重要な主な時間間隔は次のとおりです(IGBT に与えられた用語)。

- $t_0 \dots t_1$ : ゲート電流  $I_G$  は入力容量  $C_{GE}$  を充電し、ゲート・エミッタ間電圧  $V_{GE}$  は閾値電圧  $V_{GE(th)}$  まで上昇します。ゲート抵抗によっては、この状態で数アンペアが流れる場合があります。 $V_{GE}$  はまだ  $V_{GE(th)}$  より低い為、この期間中はコレクタ電流は流れず、 $V_{CE}$  は  $V_{CC}$  のままです。
- $t_1 \dots t_2$ :  $V_{GE}$  が  $V_{GE(th)}$  を超えるとすぐに、素子の主ターンオンプロセスが開始されます。 $I_C$  は増加し始めますが、この間隔の開始時にフリーホイールダイオードがまだ電流を導通している為(ほとんどの回路の場合)、コレクタ・エミッタ間電圧  $V_{CE}$  はまだ低下しません。フリーホイールダイオードの逆回復動作により、コレクタ電流 ( $I_{RR}$ ) にオーバーシュートが発生します。素子がアクティブモードの間、ゲート電圧はコレクタ電流に直接リンクされている為、オーバーシュートはゲート波形に反映されます。
- $t_2 \dots t_3$ : フリーホイールダイオードが最終的にオフになると、 $V_{CE}$  は急速に低下し始め、 $dV_{CE}/dt$  は高くなります。 $C_{GC}$  が充電されると、 $V_{GE}$  は  $V_{GE(pl)}$  に保持され、特徴的な「ミラープラトー」が発生します。
- $t_3 \dots t_4$ :  $C_{GC}$  が充電され続けると、 $V_{CE}$  はオン状態の値 ( $V_{CEsat}$ ) に向かってより遅い速度で減少します ( $C_{GC}$  が増加し、ゲート電流が一定)。 $V_{GE}$  は  $V_{GE(pl)}$  のままです。
- $t_4 \dots t_5$ : この間隔の初めに、素子は完全にオンになります。 $C_{GC}$  が最終的に充電されると、 $C_{GE}$  は完全に充電できるようになり、その結果、 $V_{GE}$  は定常状態の値  $V_{GE(on)}$  に達します。 $V_{CE}$  はオン状態の値  $V_{CEsat}$  に達します。

素子のゲートのターンオフでは、非常によく似た方法で容量が放電されます。理想的なターンオフ波形(アプリケーションで通常、使用される大きなゲート抵抗に有効)を図 7 に示します。

図 7: 理想的なゲートターンオフ波形

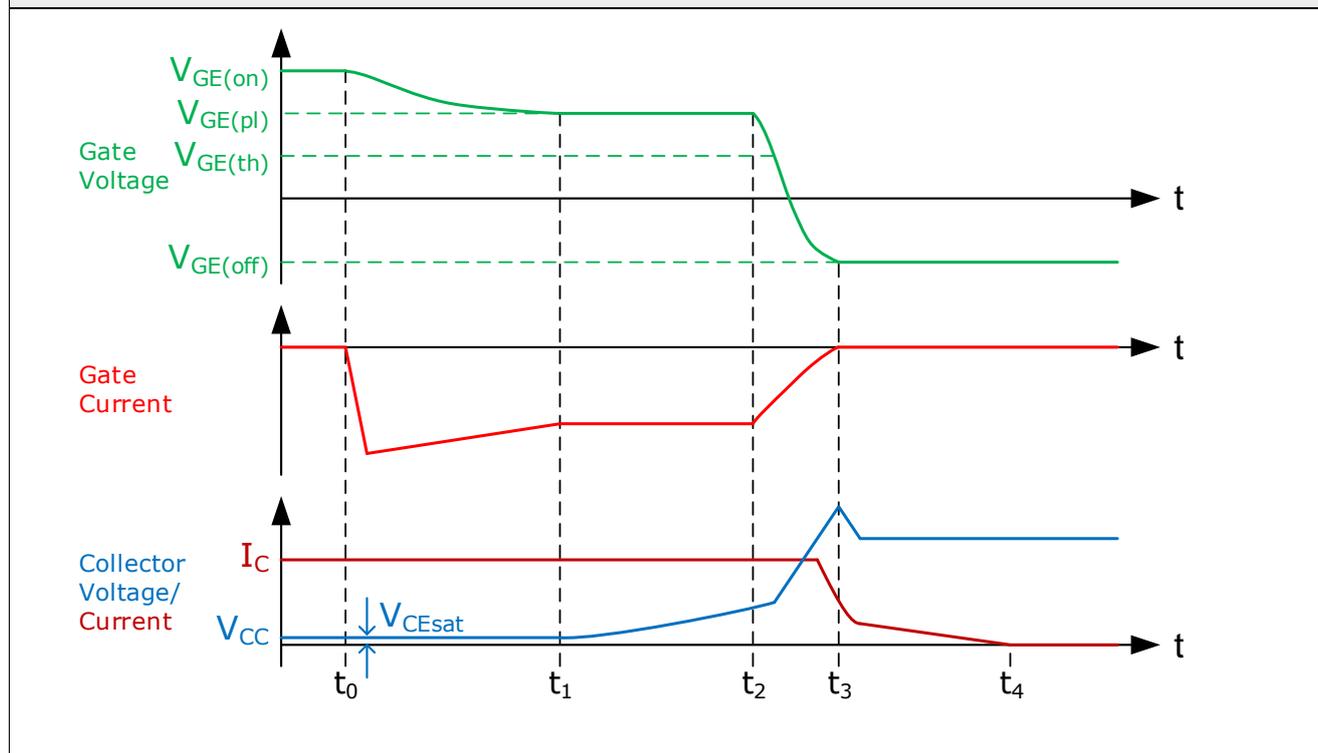
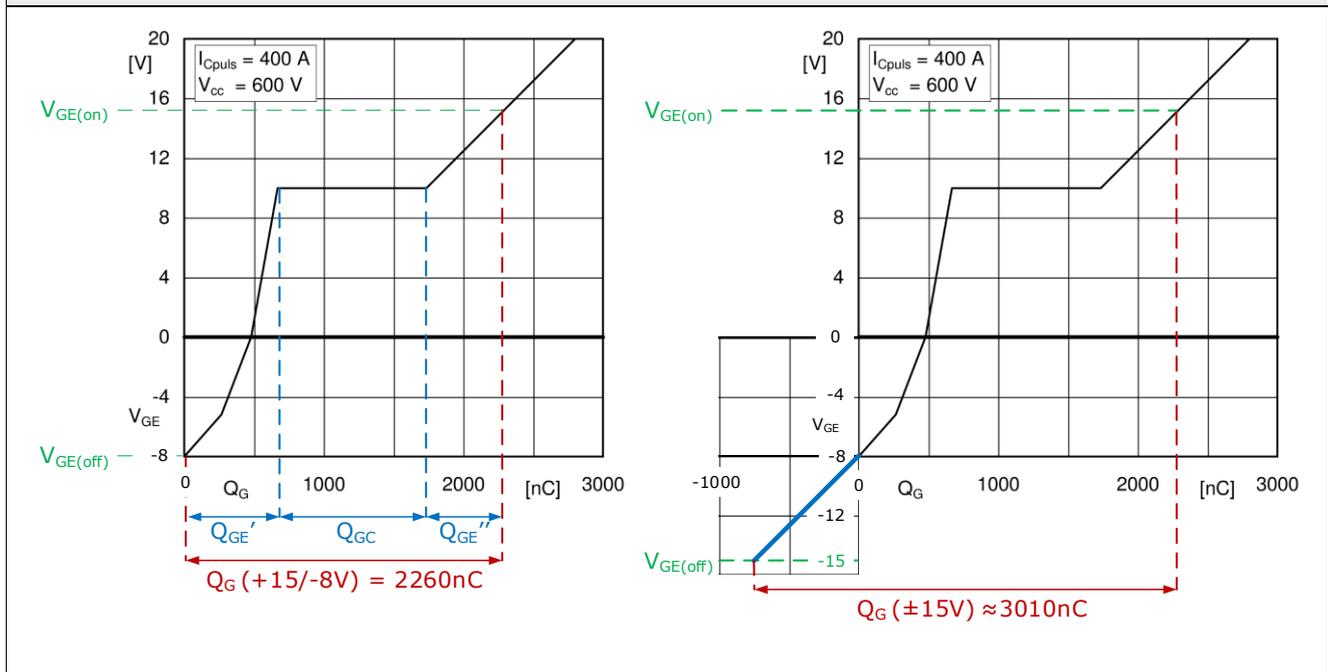


図 5 に示されている容量は素子のスイッチング特性に影響を与えますが、ドライバーのサイズを決定する為に直接使用されるわけではありません。その為に、ゲート電荷特性が使用されます。この特性は、蓄積電荷に応じてゲート電圧がどのように変化するかを示すグラフの形でモジュールのデータシートに記載されています(図 8L)。有効ゲート電荷は、ターンオフゲート電圧  $V_{GE(off)}$  からターンオンゲート電圧  $V_{GE(on)}$  まで測定されます。この電圧はドライバー間で異なる可能性がある為、有効ゲート電荷  $Q_G$  を読み取る前にこれを確認する必要があります。

場合によっては、データシートのグラフが、実装されたゲート電圧を考慮できるほど十分に拡張されていないことがあります。この場合、ゲート電荷特性を外挿して、より高い有効ゲート電荷を決定する必要があります(図 8R)。

図 8: SKM400GB12E4 データシート(左)および外挿法によるゲート電荷特性例(右)



### 3.2.1 Q<sub>out</sub> および追加ブースト容量

ゲートドライバーは、二次側電源(+15V、-8V など)の電圧が大幅に低下することなく、スイッチング動作毎にゲート電荷を供給または停止できる必要があります。スイッチング中にこの電圧が低下すると、スイッチング損失が増加する可能性があります。この為、ゲートドライバーのデータシートには、1パルスあたりの最大出力電荷  $Q_{out}$  の値が記載されており、この値は上記で決定された  $Q_G$  の値を上回る必要があります。ただし、データシートの  $Q_{out}$  には、ユーザーが追加のブースト容量を追加する必要があるという注意事項が記載されていることがよくあります。この容量を計算する方法は、各ドライバー(例:SKYPER 42 LJ)の技術説明書に記載されています。コンデンサは、TOP(例: 15V)とBOT(例: -8V)の両方の接続と並列に二次側に配置され、ドライバー電源ピンの近くに配置する必要があります。セラミックタイプを使用することを強く推奨します。電解タイプやタンタルタイプは避けてください。さらに、ドライバーによっては、追加の二次側容量を一次側でも必要になる場合があります。

### 3.3 平均ゲート電流

特定の素子のゲート電荷が決定されると、必要な平均電流は次のように計算されます。

$$I_{G(avg)} = f_{sw} \cdot Q_G \quad (1)$$

ここで

$I_{G(avg)}$ : 必要な平均ゲート電流(A)

$f_{sw}$ : IGBT/MOSFET スwitching 周波数(Hz)

$Q_G$ : IGBT/MOSFET ゲート電荷(C)(与えられた電圧変化に対して)

ドライバーのデータシートには、1チャンネルあたりの平均出力電流値  $I_{out(avg)}$  が示されています。従って、計算された値  $I_{G(avg)}$  は、温度によって低下する可能性がある  $I_{out(avg)}$  よりも小さくなければなりません。

同様に、必要な平均出力電力は、使用可能なゲート電圧の合計を考慮して計算できます。

$$P_{G(avg)} = I_{G(avg)} \cdot (V_{GE(on)} - V_{GE(off)}) \quad (2)$$

### 3.4 ピークゲート電流

ゲート回路のターンオンまたはターンオフ動作毎に発生するピーク電流は、ドライブ電圧とゲート回路の総抵抗を使用して大まかに計算できます。実際には、ゲート回路のインダクタンスによって電流がさらに制限されますが、設計の初期段階ではわからない場合

がある為、最悪の場合のピーク電流の絶対値は次のように推定できます。

$$I_{G(pk)} = \frac{V_{GE(on)} - V_{GE(off)}}{R_G + R_E + R_{Gint}} \quad (3)$$

ここで

- R<sub>G</sub>: 外部接続のターンオン(またはターンオフ)ゲート抵抗
- R<sub>E</sub>: 外部接続のエミッタ抵抗、存在する場合
- R<sub>Gint</sub>: モジュール内のゲート抵抗

ドライバーのデータシートには、1 チャンネルあたりのピーク出力電流 I<sub>out(peak)</sub>の値が記載されています。従って、計算された値 I<sub>G(pk)</sub>は I<sub>out(peak)</sub>より小さくなるはずですが、計算された電流の最悪の場合の特性(前述)の為、これはドライバーの大きかな選択にのみ考慮する必要があります。

#### 4. ゲート抵抗

上で説明したように、ゲート抵抗は基本的に(ゲート)容量の充電と放電を制御します。次に、これは多くの重要なパラメータに影響を与えます。

- 素子のスイッチング時間
- スwitching損失
- 逆バイアス安全動作領域(RBSOA)
- 短絡安全動作領域(SCSOA)
- 電磁(高周波)放射
- コレクタ・エミッタ(ドレイン・ソース)間電圧変化率、dv/dt
- コレクタ(ドレイン)電流変化率、di/dt
- フリーホイールダイオードの逆回復

この動作はテクノロジー(IGBT/MOSFET「世代」)によって異なる場合がありますが、一般的にゲート抵抗が増加するとスイッチング速度が低下し、スイッチング損失が増加します。ゲート抵抗の選択は、最大許容電圧勾配(dv/dt)、EMI、およびスイッチング損失の間のトレードオフです。

##### 4.1 最小ゲート抵抗

IGBT(MOSFET)モジュールがメーカーによって認定されると、スイッチング試験が実行され、素子の安全動作領域全体で安定した動作を維持しながら、スイッチング損失を最小限に抑えるターンオンゲート抵抗とターンオフゲート抵抗が決定されます。これは、標準化された装置と低インダクタンスの DC リンク構造を備えた制御された環境で行われます。結果として得られる最小推奨抵抗値(および対応するスイッチング速度と損失)は、素子のデータシートの「特性」欄に記載されています(図 9)。これらの値は出発点としてとらえることができますが、特定のアプリケーションに最適なゲート抵抗はダブルパルス試験を通じてのみ見つけることができます[4]。

図 9: 最小ターンオンゲート抵抗およびターンオフゲート抵抗のデータシートに於ける位置 (SKM400GB12E4)

t <sub>d(on)</sub>	V <sub>CC</sub> = 600 V	T <sub>j</sub> = 150 °C	242	ns
t <sub>r</sub>	I <sub>C</sub> = 400 A	T <sub>j</sub> = 150 °C	47	ns
E <sub>on</sub>	V <sub>GE</sub> = ±15 V	T <sub>j</sub> = 150 °C	33	mJ
t <sub>d(off)</sub>	R <sub>G on</sub> = 1 Ω	T <sub>j</sub> = 150 °C	580	ns
t <sub>f</sub>	R <sub>G off</sub> = 1 Ω	T <sub>j</sub> = 150 °C	101	ns
E <sub>off</sub>	di/dt <sub>on</sub> = 9700 A/μs	T <sub>j</sub> = 150 °C	56	mJ
	di/dt <sub>off</sub> = 4300 A/μs	T <sub>j</sub> = 150 °C		

最大ゲート抵抗は規定されていませんが、各スイッチング期間中に素子が飽和状態にならないほど大きくすることはできません(つまり、線形動作は禁止されています)。

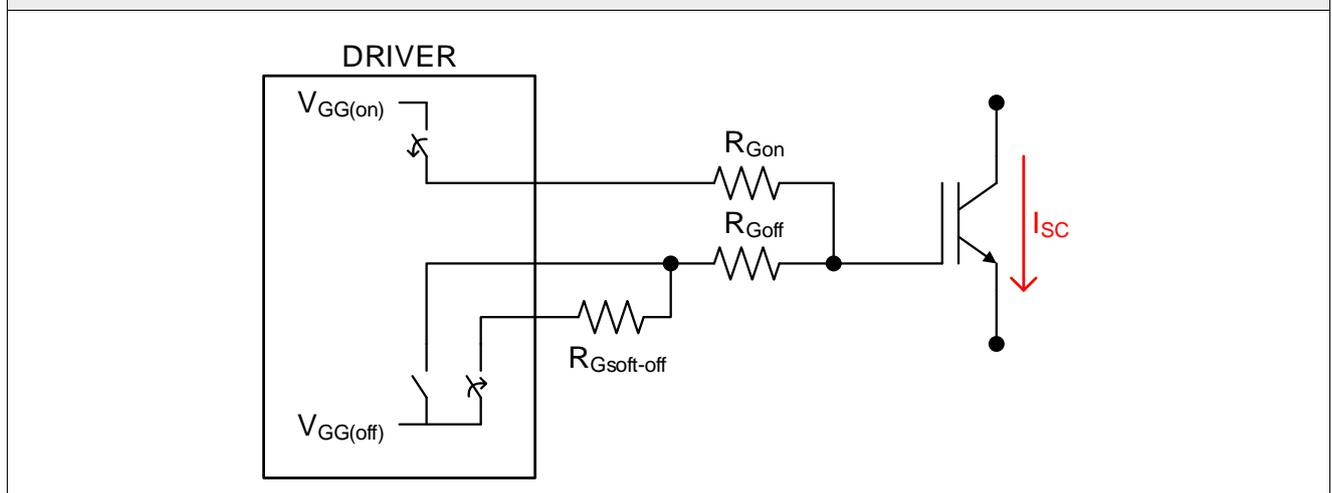
#### 4.2 内部ゲート抵抗

多くのパワーモジュールには、モジュール内に設置されたスイッチ毎に内部ゲート抵抗  $R_{Gint}$  がありますが、多くの場合、IGBT/MOSFET チップ上に直接組み込まれています。この抵抗器は、素子のスイッチング動作を安定させる為にメーカーによって追加されたものであり、削除または変更することはできません。さらに、スイッチング損失、スイッチング速度などのデータシートの値はすべてこの抵抗を考慮に入れています。従って、データシートに記載されている「 $R_G$ 」の値はすべて、ユーザーが適用した外部ゲート抵抗の値です。内部ゲート抵抗は、ピークゲート電流(3.4)の計算とゲート電流パルス幅(4.3)の推定にのみ使用されます。

#### 4.3 ソフトターンオフゲート抵抗

多くのドライバーは動的短絡保護(DSCP、 $V_{CE}$  モニター、DESAT)を提供しており、ドライバーの二次側が短絡による素子のオン状態電圧の上昇を検出し、直ちに素子をスイッチオフすることができます。ただし、「通常の」ゲート抵抗を使用して大電流でターンオフすると、素子全体に過電圧が発生する可能性があります。その為、多くの DSCP 回路には、DESAT 動作の発生時に通常の  $R_{Goff}$  と直列に接続される追加のソフトターンオフゲート抵抗が組み込まれています(図 10)。このターンオフゲート抵抗の増加は、素子のターンオフを遅くし、それによって電流の変化率を減らし、誘導される過電圧を減らすことを目的としています。

図 10: DESAT 動作に於けるソフトターンオフゲート抵抗

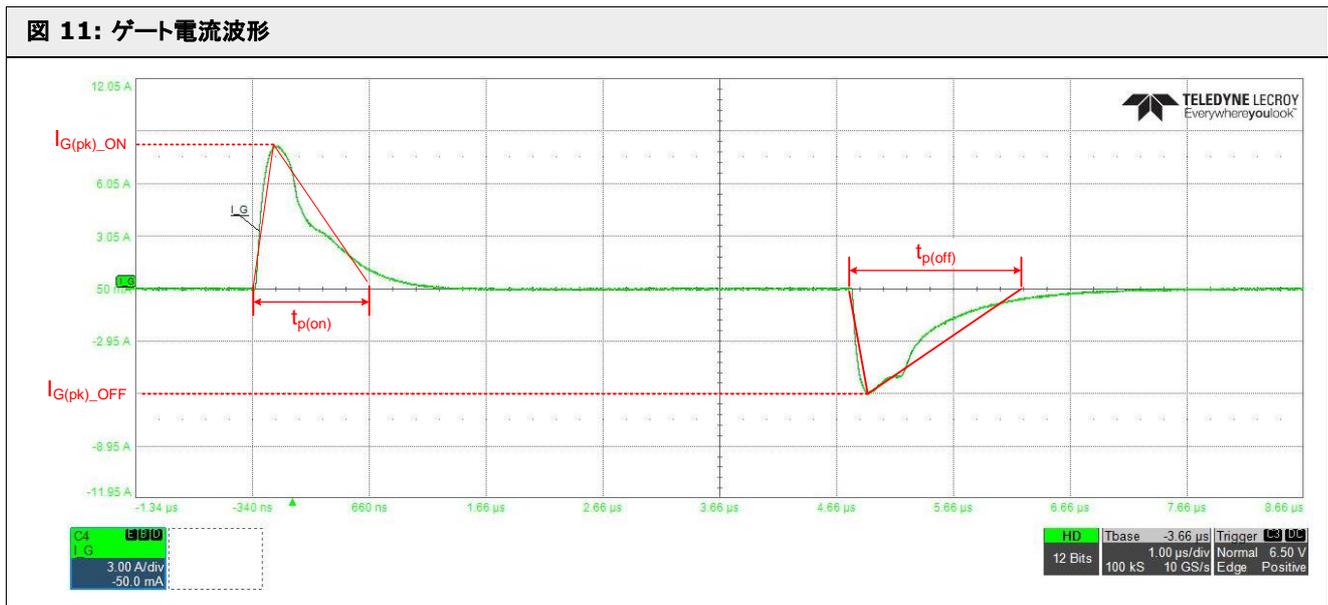


$R_{Gsoft-off}$  の一般的な開始値は  $R_{Goff}$  の 10 倍です。ただし、適切な値は、個々のアプリケーションのパラメータに従って、システム内で慎重に評価する必要があります。設定は、素子の最大許容短絡時間( $t_{psc}$ )内にとどまりながら、電圧制限( $V_{CES}$  または  $V_{DSS}$ )を超えないようにバランスをとるものです。

#### 4.4 電力損失

各スイッチング中に、通常は kHz 範囲の周波数で高いピークゲート電流(3.4)がゲート抵抗を通過します。その結果、小さな抵抗(通常は PCB に表面実装)で大量の電力が消費されることになります。図 11 はゲートに於ける電流の形状を示しており、正のパルスがターンオンゲート抵抗を流れ、負のパルスがターンオフゲート抵抗を流れています。

図 11: ゲート電流波形



電流パルスの形状が三角形であると仮定すると、RMS 値、つまりターンオンゲート抵抗またはターンオフゲート抵抗の平均電力損失は次のように計算できます。

$$P_{R_G_{avg}} = \left( I_{G(pk)} \cdot \sqrt{\frac{t_p \cdot f_{sw}}{3}} \right)^2 \cdot R_G \quad (4)$$

ここで

$I_{G(pk)}$ : ピークターンオンまたはターンオフゲート電流

$f_{sw}$ : スイッチング周波数、Hz

$R_G$ : ターンオンまたはターンオフゲート抵抗

$t_p$ : ターンオンまたはターンオフゲート電流ベース幅(図 11 に規定)、これは次のように概算されます。

$$t_p \approx \frac{2 \cdot Q_g}{I_{G(pk)}} \quad (4b)$$

ピーク電流は非常に高くなる可能性がある為、各抵抗で消費されるピーク電力損失を考慮することも重要です。

$$P_{R_G_{pk}} = I_{G(pk)}^2 \cdot R_G \quad (5)$$

抵抗メーカーは、繰り返しパルス負荷耐量(W)対パルス幅(s)グラフを提供する必要があります。

#### 4.5 抵抗の種類

ゲート抵抗で消費される電力は大きい為、特に最新の表面実装タイプの抵抗では、抵抗の電力定格を考慮する必要があります。さらに、比較的低い抵抗、高い動作温度、および高いパルス電流耐量は、一般に金属皮膜抵抗、特に円筒形の金属電極リードレスフェイス(MELF)タイプに見られます。

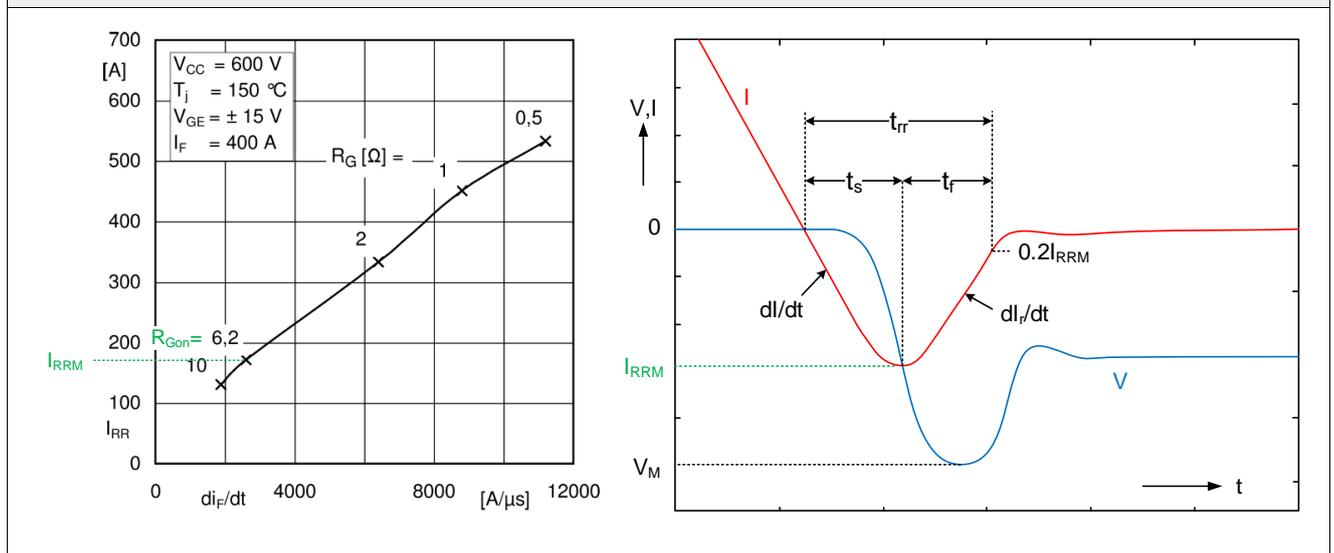
最後に、大電力要件と、ゲート抵抗の不具合(オープン)により IGBT または MOSFET がオン状態のままになる可能性があるという事実とが相まって、ほとんどの大電力コンバータ設計では、有効な  $R_{Gon}$  または  $R_{Goff}$  値を実現する為に複数の抵抗を並列に使用しています。この方法では、熱を PCB 全体に分散することができ、単一のゲート抵抗が故障しても、必ずしもコンバータの制御が直ちに失われるわけではありません。

#### 4.6 フリーホイールダイオードのスイッチング動作

フリーホイールダイオードのスイッチング動作もゲート抵抗の影響を受け、ゲート抵抗の最小値が制限されます。つまり、IGBT のターンオンスイッチング速度は、使用されているフリーホイールダイオードの逆回復動作と、互換性のあるレベルまでしか上げられません。図 12 は、IGBT のゲート抵抗  $R_{Gon}$  の制御によって決まる  $di_F/dt$  に対する、フリーホイールダイオードの逆回復電流  $I_{RRM}$  の典型的な依存性を示しています。逆回復電流は転流速度  $di_F/dt$  とともに増加します。 $I_{RRM}$  が増加すると、フリーホイールダイオードの

ターンオフ電力損失も増加します。最小推奨値(4.1)を超えるターンオンゲート抵抗を使用すると、このような動作が軽減されます。

図 12: ダイオードのピーク逆回復電流対  $di/dt$  および  $R_{Gon}$ (左)、およびソフトリカバリ(右) (SKM400GB12E4)

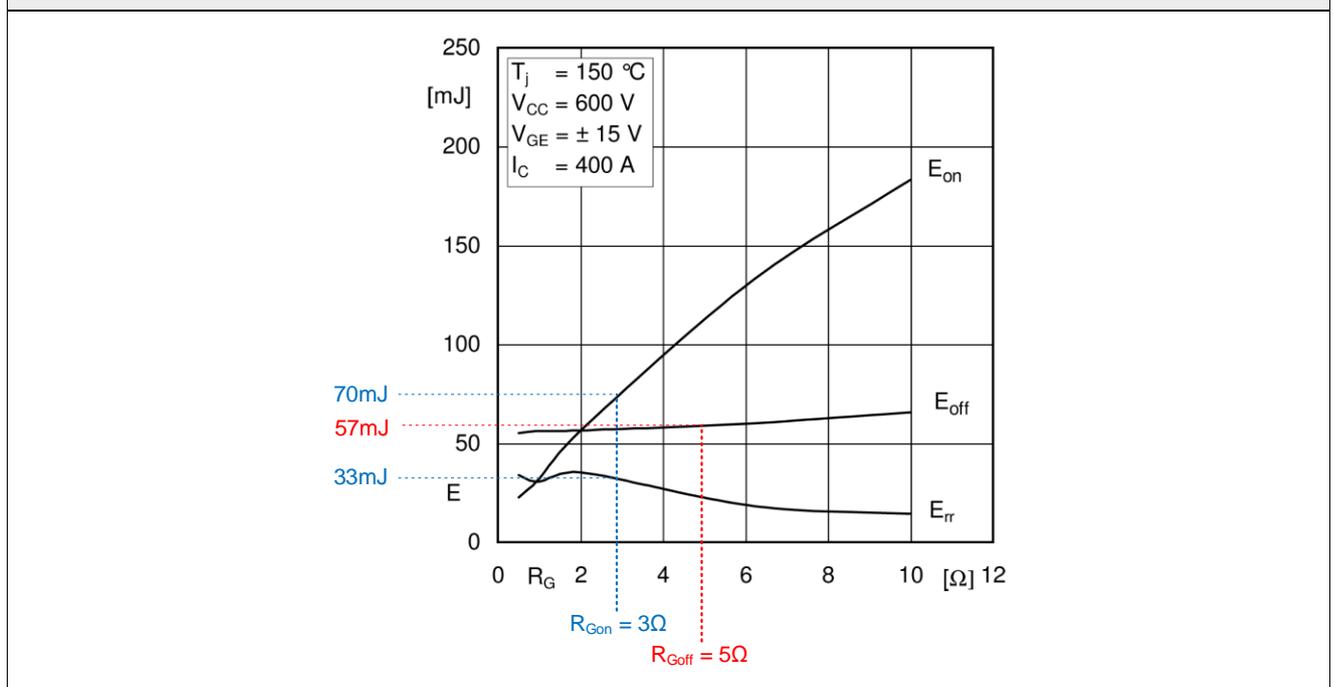


#### 4.7 スイッチング損失の影響

ゲート抵抗値が高くなるとスイッチング速度が遅くなり、スイッチング損失が大きくなると想定するのは一般的に安全ですが、ゲート抵抗がスイッチング損失に及ぼす実際の影響は、素子のデータシートのグラフ(図 13)を使用するとより明確に規定されます。これらの曲線の傾きと形状は、素子の世代によって大きく異なる場合があります。

図の例は、ターンオンとターンオフゲート抵抗の違いに関する考慮事項も示しています。ターンオンゲート抵抗( $R_{Gon}$ )は、IGBT/MOSFET のターンオンエネルギーと、対するフリーホイールダイオードのターンオフ(逆回復)エネルギーを決定します。ターンオフゲート抵抗( $R_{Goff}$ )は、IGBT/MOSFET のターンオフ エネルギーのみを決定します。

図 13: ゲート抵抗がスイッチングエネルギーに与える影響 (SKM400GB12E4)

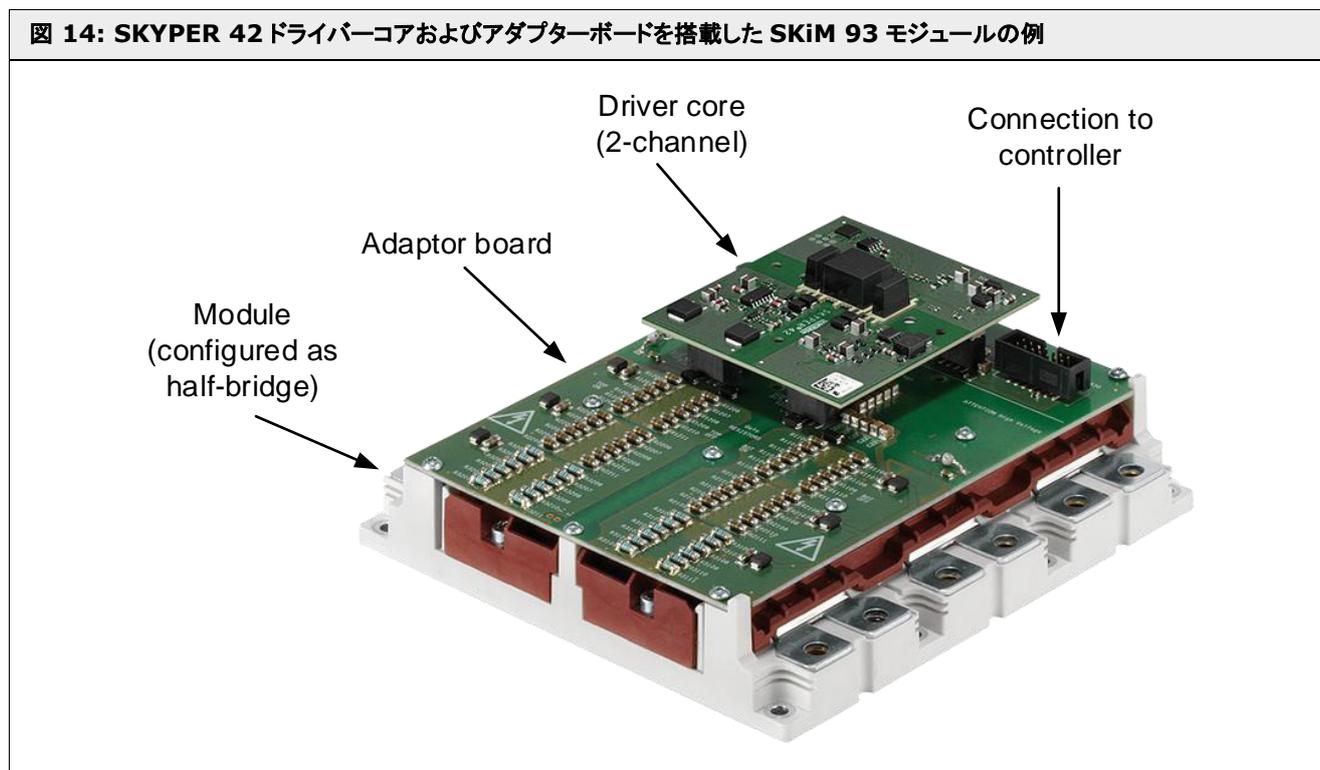


## 5. 物理的実装

個々の部品の値と同様に重要なのは、ドライバーの物理的なレイアウトです。ドライバーコアの場合、アプリケーション固有の部品（ゲート抵抗）、ドライバーの構成部品（デッドタイム、DESAT 保護レベルの選択など）、およびパワーモジュールへの接続（はんだ、スプリング、プラグ、ワイヤなど）を含むアダプターボードを構築するのはユーザーの責任です。このドライバーコアとアダプターボードの組み合わせは、「ゲートドライバー」回路になります。図 14 は、SKiM 93 モジュールが SKYPER 42 ドライバーコアによってドライブされている例です。アダプターボードには「ボード 93 GB SKYPER 42 R」が使用され、ドライバーへの接続、ゲート抵抗のオン/オフ、および PWM コントローラーへの接続用のコネクタを提供します。この場合、ボードはモジュール内の 3 つの IGBT の各セットを並列に接続する役割も果たし、「6 パック」(3 つの個別のハーフブリッジ)を「2 パック」(1 つの大きなハーフブリッジ)として動作させることができます。

特定の場合（小電力アプリケーション）では、コントローラーがドライバーと同じ回路基板に組み込まれることがあります。ただし、少なくとも電圧絶縁の為に、何らかの物理的な分離を維持する必要があります。

図 14: SKYPER 42 ドライバーコアおよびアダプターボードを搭載した SKiM 93 モジュールの例



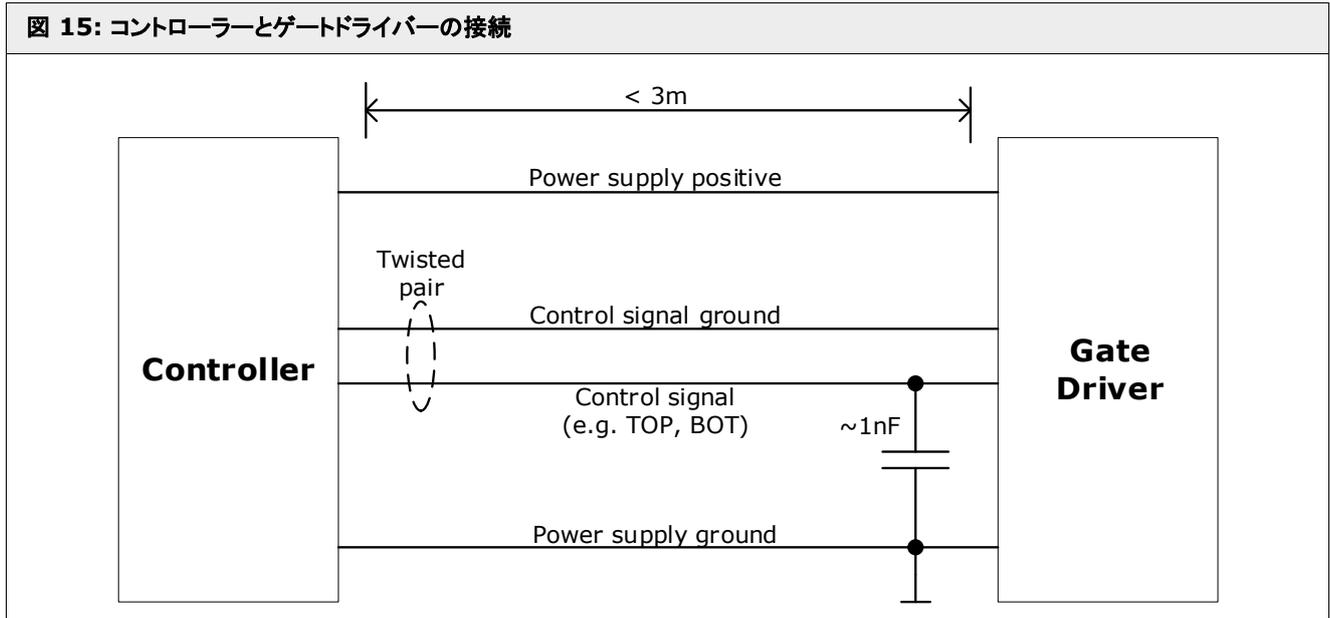
### 5.1 コントローラーとドライバーの接続

ゲートドライバーの制御信号は干渉によって損なわれることはありません。電氣的干渉は、IGBT/MOSFET のスイッチングによる高  $di/dt$  や  $dv/dt$  など、さまざまな原因で発生する可能性があります。主な目標は、制御信号とこれらのノイズ源間の結合を最小限に抑えることです。ゲートドライバー/コントローラー接続の設計に関するヒントをいくつか以下に示します。

- プリント基板上の配線はできる限り短くする必要があります。ループ(信号とその戻りの間の大きな領域)は避ける必要があります。
- コントローラーからのケーブルは 3 メートルを超えないようにしてください。ツイストペアケーブルを使用する必要があります。
- 制御信号は制御電源ラインと一緒にしないでください。信号の接地と電源接地は別々にする必要があります。接地ループを回避する為に、両方の接地を 1 点に接続する必要があります。
- 信号ケーブルは、電力端子、電力ケーブル、接地ケーブル、DC リンクコンデンサ、およびその他のすべてのノイズ源からできるだけ離して配置する必要があります。

- 制御信号ケーブルは電力ケーブルと平行に配線しないでください。制御信号ケーブルと電力ケーブル間の最小距離は30cmで、ケーブルは垂直に交差する必要があります。
- すべてのケーブルを接地面(ヒートシンクなど)の近くに配置することを推奨します。
- ノイズの多いアプリケーションでは、ノイズ耐性を向上させる為に、シールドケーブルまたは光ファイバーインターフェースを使用することを推奨します。
- 差動モードのノイズを抑制するには、ゲートドライバーの信号と電源接地間に低い値のコンデンサ(1nF)を使用します。電流制限ラインドライブでは、このコンデンサによって数 ns の小さな遅延が発生する可能性があります。
- ゲート信号にコントローラーからのオープンコレクタドライバーを使用することは推奨されません。

図 15: コントローラーとゲートドライバーの接続



## 5.2 ドライバーとモジュールの接続

浮遊インダクタンスを最小限に抑えるには、ゲートドライバーをモジュールのすぐ近くに配置する必要があります。大電力モジュールの場合でも、ゲートドライバーを IGBT モジュールに直接取り付けるのが有利なソリューションです。これが不可能な場合は、少なくとも図 16 に示す部品をモジュール(例えば、小さな補助回路基板)に取り付け、ケーブルをドライバーボードまで配線する必要があります。次の節では、ワイヤ接続が使用されるシステムのゲートドライバー/IGBT 接続に関する設計のヒントをいくつか示します。

### 5.2.1 ワイヤ配置

- ゲートドライバーとモジュールの接続は、できるだけ短くする必要があります。ゲートとエミッタの配線はツイストペアにする必要があります。
- トップとボトムの IGBT または他の位相のゲート配線を一緒に束ねてはなりません。
- $V_{CE}$  モニター (DESAT 保護) 配線は、ゲートおよびエミッタ配線と一緒に束ねないでください。
- 負荷電流の  $di/dt$  が高い為、 $L_E$  (図 16) に電圧が誘起されます。ドライバー回路の接地(エミッタ接続)が(補助エミッタではなく)この電力端子に接続されている場合、 $L_E$  両端の電圧によってゲートのターンオン電圧が低下します。さらに、ゲートのターンオフ電圧に電圧が追加され、ターンオン/ターンオフが遅くなります。補助エミッタ接点を使用して、ゲート・エミッタ間電圧への負帰還の影響を最小限に抑えます。
- ゲート・エミッタ回路内の全浮遊インダクタンス(図 16 の  $L_G$  値の組合わせ)は、ゲート入力容量  $C_{ies}$  とともに LC 回路を形成します。この LC 回路の共振により、素子の定格を超える電圧ピークが発生する可能性があります。これらの振動を減衰させる為には、ゲート抵抗は以下より小さくしないことが推奨されます。

$$R_{G(min)} \geq 2 \cdot \sqrt{\frac{L_{G, total}}{C_{ies}}} \quad (6)$$

ゲートインダクタンスが高いと、意図せずスイッチング速度が加速され、素子が安全動作領域外で動作してしまう可能性があります(コレクタ・エミッタ間過電圧など)。

### 5.2.2 部品配置

- ターンオンとターンオフのゲート抵抗を近くに配置します。
- 外部ブーストコンデンサを使用する場合は、寄生インダクタンスを最小限に抑える為に、コンデンサをゲートドライバーのできるだけ近くに配置する必要があります。

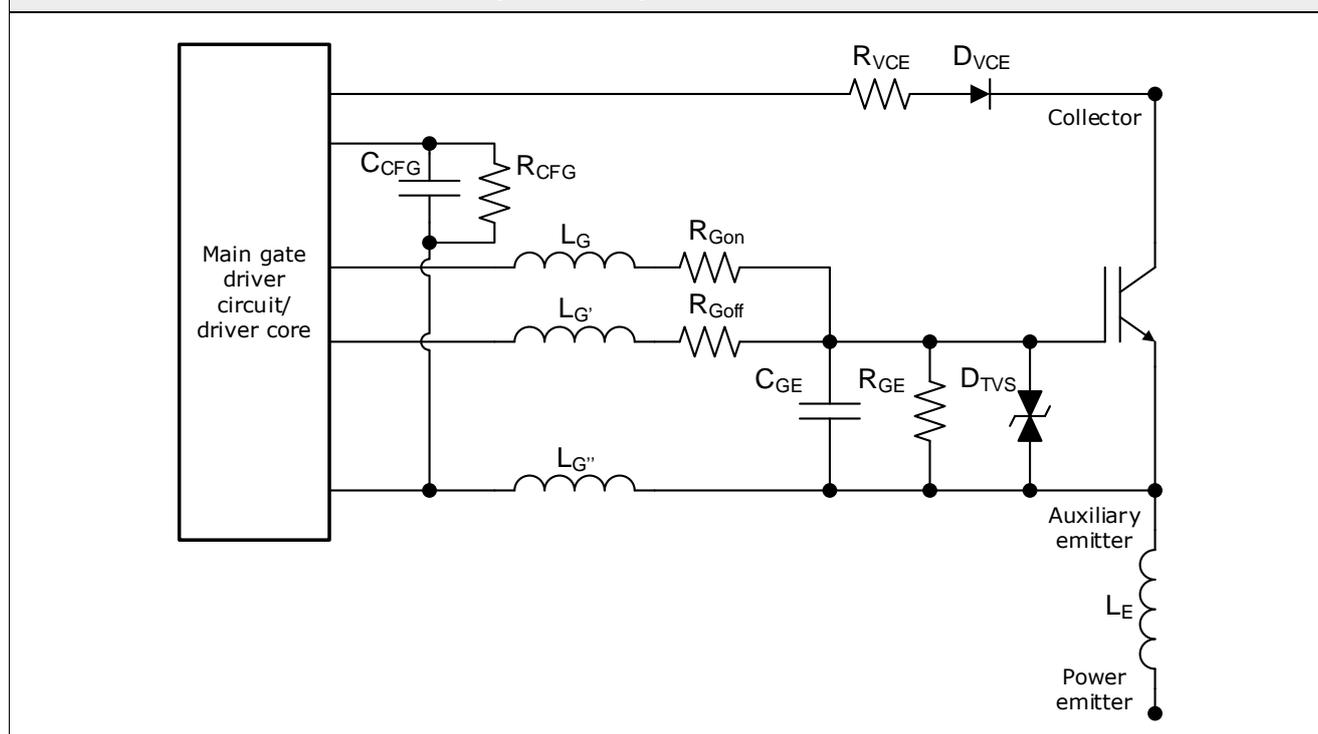
### 5.2.3 追加部品

- ドライバー電源電圧が除去され、電力回路に電圧が印加されたときに IGBT がオフのままであることを保証する為に、ゲート・エミッタ間に  $10\text{k}\Omega$  の抵抗 ( $R_{GE}$ ) を配置することを推奨します。ワイヤ接続を使用する場合は、プリント基板と IGBT モジュールの間に  $R_{GE}$  を配置しないでください。 $R_{GE}$  はモジュールのすぐ近くに配置する必要があります。
- ゲート・エミッタ間に過渡電圧サプレッサー ( $D_{TVS}$ ) を使用します。サプレッサーダイオードは IGBT モジュールのすぐ近くに配置する必要があり、過電圧状態で IGBT のゲートを保護するだけでなく、短絡が発生した場合に短絡電流を制限することができます。短絡時には、コレクタとゲート間のミラー容量によりゲート・エミッタ間電圧が増加する可能性があります。短絡時の  $dv/dt$  が高いと、ミラーコンデンサに電流が流れ、ゲート・エミッタ間電圧が増加します。サプレッサーダイオードはこの電圧をクランプします。さらに、サプレッサーダイオードは、IGBT モジュールが故障した場合に、ゲートドライバーを結果として生じる損傷から保護します。
- ゲート・エミッタ間にコンデンサ ( $C_{GE}$ ) を使用すると、大電力 IGBT モジュールや並列動作の場合でも有利になることがあります ([5] を参照)。ゲート・エミッタ間のコンデンサ  $C_{GE}$  は、特に短絡が発生した場合に IGBT ゲートでの発振を低減する為の平滑コンデンサとして使用されます。 $C_{GE}$  は IGBT の固有  $C_{GE}$  の約 10~50% である必要があります。 $C_{GE}$  は IGBT モジュールのすぐ近くに配置する必要があります。
- $V_{CE}$  モニター (DESAT 保護) を組み込んだドライバー回路 (SKYPER シリーズなど) は、素子がオン状態のときにコレクタ・エミッタ間電圧をモニターします。素子がオフのときは、高電圧によるドライバーの損傷を防ぐ為にダイオード ( $D_{VCE}$ ) が必要です。このダイオードは、少なくとも主素子と同じ電圧を阻止する必要があります。さらに、ダイオードの逆回復時間は、主素子の  $V_{CE}$  立ち上がり時間よりも速くなければなりません。これらの要件と必要な電圧間隔を組み合わせると、BY203 シリーズなどの特殊なダイオードの選択が制限されます。より高い電圧での動作 (1700V 素子など) の場合、追加の抵抗器 ( $R_{VCE}$ ) を使用して電圧をさらに下げます。 $V_{CE}$  モニター回路のトリップ点を選択するときは、これらの追加部品の電圧降下を考慮する必要があります。

$V_{CE}$  モニターのトリップ点 ( $V_{CEStat}$ ) は通常、分圧器の下半分を形成する抵抗 ( $R_{CFG}$ ) を通じて設定されます。並列のコンデンサ ( $C_{CFG}$ ) によって、検出回路のブランキング時間 ( $t_{bl}$ ) が決まります。

部品の値の選択に関する詳細は、ドライバーコアのそれぞれの技術説明資料に記載されています。

図 16: ゲートドライバーとモジュールの接続 (1 チャンネル)

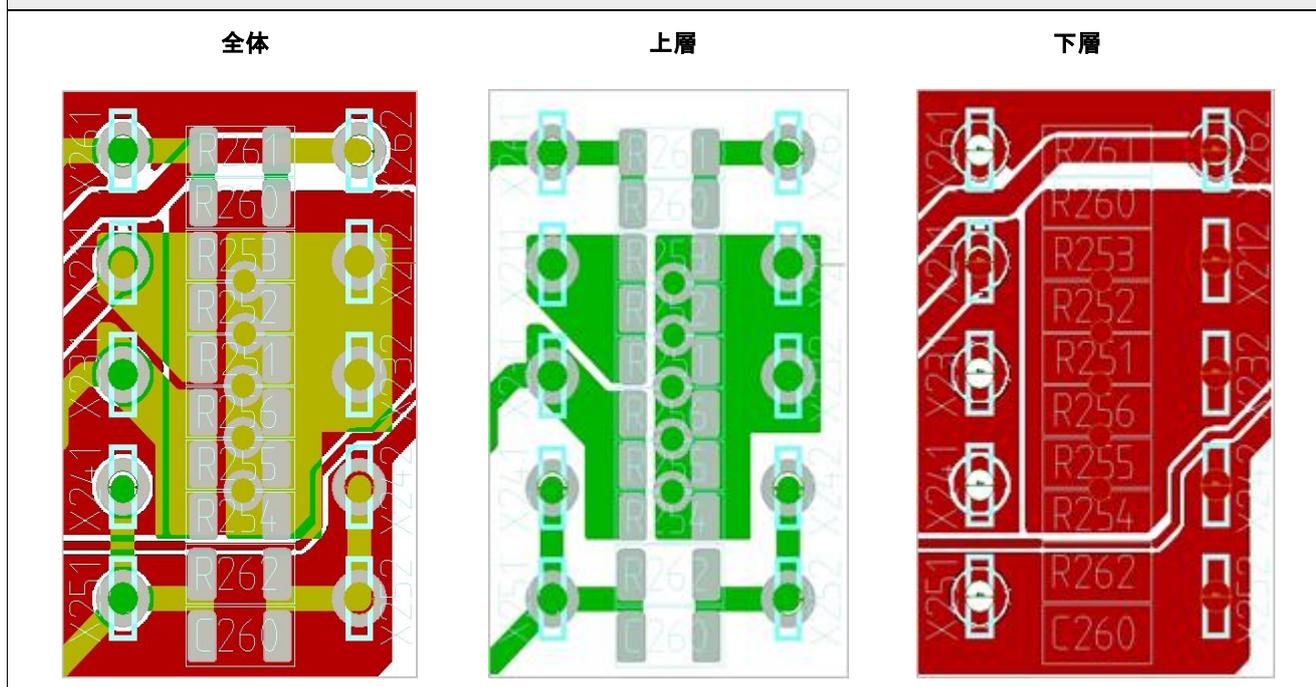


### 5.3 PCB 配置

4.3 および 4.5 で説明したゲート抵抗の熱要件と、5.2 の箇条書きを組み合わせ、PCB の配置を決定します。主な指針は、少なくともゲート抵抗の下に大きなエミッタプレーンを使用することです。この技術により、浮遊インダクタンスが低減され、ある程度の放熱が実現します。

図 17 は、エミッタプレーンを備えたターンオンおよびターンオフゲート抵抗の配置を示しています。図の左側は、 $R_{Gon}$  (R251//R252//R253) と  $R_{Goff}$  (R254//R255//R256) が中央にある全体配置を示しています。図 17 の右側は、上面層の下の銅層にある大きなエミッタプレーンを示しています。このプレーンは抵抗の下にまで伸びており、ゲート・エミッタ回路で寄生インダクタンスの原因となるループ領域を減らしています。

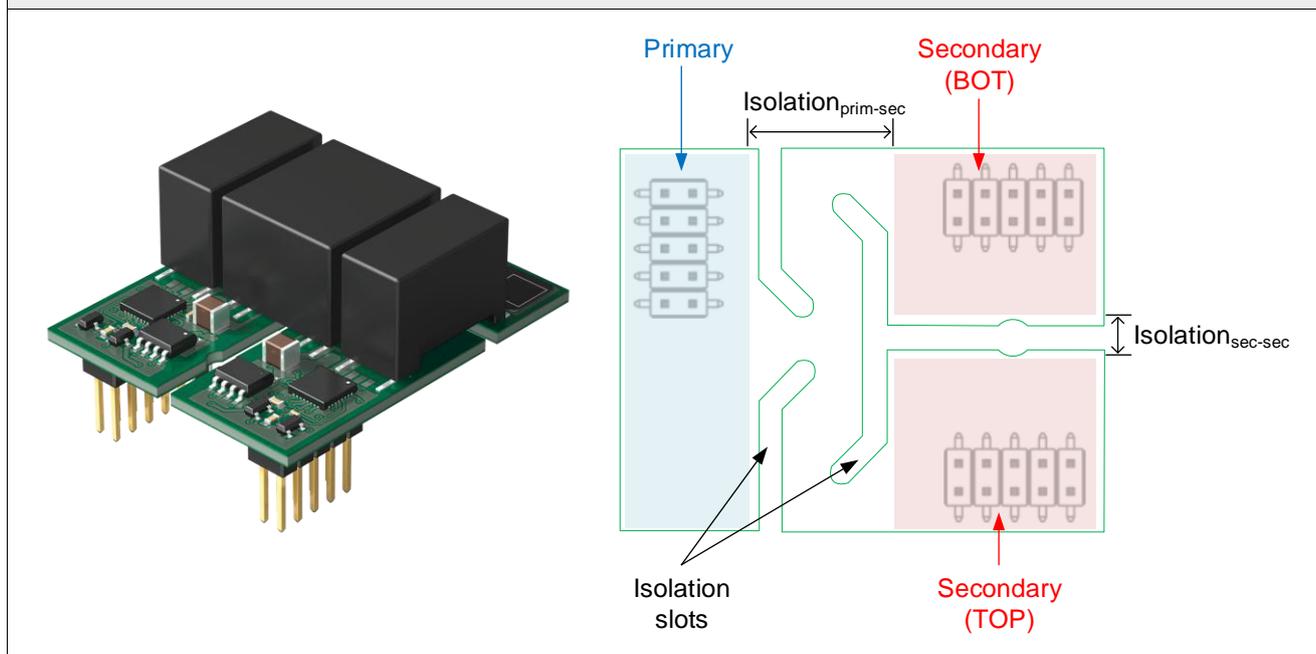
図 17: ゲート抵抗の配置例



### 5.3.1 絶縁協調

ドライバーコア用の PCB を設計する場合、沿面距離と空間距離をドライバーコア自体で定義された距離よりも短くすることで、システムの絶縁電圧定格を損なわないようにすることが重要です。例えば、ほとんどの 2 チャンネル SKYPER ドライバーコアは、絶縁された回路の「アイランド」に分割されており、それぞれに主 PCB までの独自のコネクタがあります(図 18)。これらのドライバーコアには、沿面距離を増やす為のスロットが含まれる場合もあります。回路を分離するように注意すれば、これらのノッチを PCB 上で複製する必要は必ずしもありません。

図 18: SKYPER 12 PV ドライバーコアの絶縁概念



絶縁協調を決定する為の基準と方法に関する詳しい情報は[8]に記載されています。

## 6. 結論

ゲートドライバーの設計は複雑なトピックですが、ユーザーがパワーモジュールの動作の調整に集中できるようにするドライバー製品が市販されています。このようなドライバーの初期サイズ設定は、ここに示すようにすぐに実行できますが、特定のアプリケーションに最適なコンポーネント値を与える閉じた形式の式はありません。最終的なゲート抵抗値に到達するには、徹底的なラボテスト(ダブルパルス試験など、[4])が必要です。

図 1: SKYPER 12 PV ドライバーコア(左)および SEMiX 3p モジュール用 SKYPER 12 プレスフィットプラグ・アンド・プレイドライバー(右) .....	2
図 2: セミクロンダンフォス 2 チャンネルドライバーブロック図 .....	3
図 3: バイポーラ電圧源を使用した IGBT のターンオン .....	4
図 4: バイポーラ電圧源を使用した IGBT のターンオフ .....	5
図 5: 固有容量および小信号容量 .....	6
図 6: 理想的なゲートターンオン波形 .....	7
図 7: 理想的なゲートターンオフ波形 .....	8
図 8: SKM400GB12E4 データシート(左)および外挿法によるゲート電荷特性例(右) .....	9
図 9: 最小ターンオンゲート抵抗およびターンオフゲート抵抗のデータシートに於ける位置 (SKM400GB12E4) .....	10
図 10: DESAT 動作に於けるソフトターンオフゲート抵抗 .....	11
図 11: ゲート電流波形 .....	12
図 12: ダイオードのピーク逆回復電流対 di/dt および $R_{Gon}$ (左)、およびソフトリカバリ(右) (SKM400GB12E4) .....	13
図 13: ゲート抵抗がスイッチングエネルギーに与える影響 (SKM400GB12E4) .....	13
図 14: SKYPER 42 ドライバーコアおよびアダプターボードを搭載した SKiM 93 モジュールの例 .....	14
図 15: コントローラーとゲートドライバーの接続 .....	15
図 16: ゲートドライバーとモジュールの接続 (1 チャンネル) .....	17
図 17: ゲート抵抗の配置例 .....	18
図 18: SKYPER 12 PV ドライバーコアの絶縁概念 .....	18

## 参考文献

- [1] [www.semikron-danfoss.com](http://www.semikron-danfoss.com)
- [2] A. Wintrich, U. Nicolai, W. Tursky, T. Reimann, "Application Manual Power Semiconductors", 2nd edition, ISLE Verlag 2015, ISBN 978-3-938843-83-3
- [3] N. Hofstötter, "Limits and Hints how to Turn off IGBTs with Unipolar Supply", Application Note AN 14-001 – rev03, Semikron Danfoss, [www.semikron-danfoss.com](http://www.semikron-danfoss.com)
- [4] J. Lamp, "IGBT Peak Voltage Measurement and Snubber Capacitor Specification", Application Note AN 07-006 – rev01, Semikron Danfoss, [www.semikron-danfoss.com](http://www.semikron-danfoss.com)
- [5] N. Hofstötter, "IGBT Modules in Parallel Operation with Central and Individual Driver Board", Application Note AN 17-001 – rev02, Semikron Danfoss, [www.semikron-danfoss.com](http://www.semikron-danfoss.com)
- [6] A. Wintrich, P. Beckedahl, "Introduction of new IGBT Generation 7", AN 19-002, Rev. 01, Semikron Danfoss International GmbH 2019
- [7] R. Weiss, "High Voltage Testing", Application Note AN 16-002 – rev04, Semikron Danfoss, [www.semikron-danfoss.com](http://www.semikron-danfoss.com)
- [8] R. Weiss, "Coordination of Insulation", Application Note AN 14-005 – rev04, Semikron Danfoss, [www.semikron-danfoss.com](http://www.semikron-danfoss.com)

## 重要な情報および警告

本資料に記載されている情報は、製品の特性を保証するものではありません。本資料では、標準的なアプリケーションで期待されるセмикロンダンフォス製品の通常の特徴のみを説明しますが、特定のアプリケーションによっては異なる場合があります。従って、製品は前もってそれぞれのアプリケーションに対して試験する必要があります。この結果、あらゆる種類のアプリケーションの調整が必要になる場合があります。セмикロンダンフォス製品のユーザーは、セмикロンダンフォス製品を組み込んだアプリケーションの安全性について責任を負い、セмикロンダンフォス製品が故障した場合でも、アプリケーションが人身事故、火災、その他の問題を生じさせない様に適切な安全対策を講じる必要があります。ユーザーはアプリケーションの設計および実現が、アプリケーションの範囲に適用される全ての法律、規則、規範、標準に準拠している事を確認する責任を負います。セмикロンダンフォスの認定代表者が署名した書面による、セмикロンダンフォスの明示的な承認がない限り、セмикロンダンフォスの製品は、製品の故障またはその使用による結果が、人身傷害に影響を及ぼす事が合理的に予想されるアプリケーションで使用する事はできません。

ここに記載されている情報の正確性、完全性、および/または使用に関して、いかなる表明または保証も行われず、いかなる責任も負いません。これには、第三者の知的財産権の非侵害の保証が含まれますが、これに限定されません。セмикロンダンフォスは、ユーザーのアプリケーションから生じる可能性がある、自社または第三者の特許権、著作権、企業秘密、その他の知的財産権を侵害していない事についていかなる表明も保証も行いません。本資料は、同等の内容および範囲を有する以前の全てのセмикロンダンフォスの情報に優先し、置き換えます。セмикロンダンフォスは、いつでも本文書を更新/または改訂する事があります。

Semikron Danfoss International GmbH  
Sigmundstrasse 200, 90431 Nuremberg, Germany  
Tel: +49 911 65596663  
sales@semikron-danfoss.com, www.semikron-danfoss.com